

アナログ・デジタル混載回路およびシステムの 開発におけるMATLAB/Simulinkの活用

MATLAB EXPO 2021

2021 6/11

慶應義塾大学

石黒仁揮

内容

■ 当研究室の研究テーマ紹介

- ◆IoT時代のセンサ端末用アナログ・デジタル混載回路とシステム
- ◆トップダウン設計の流れ

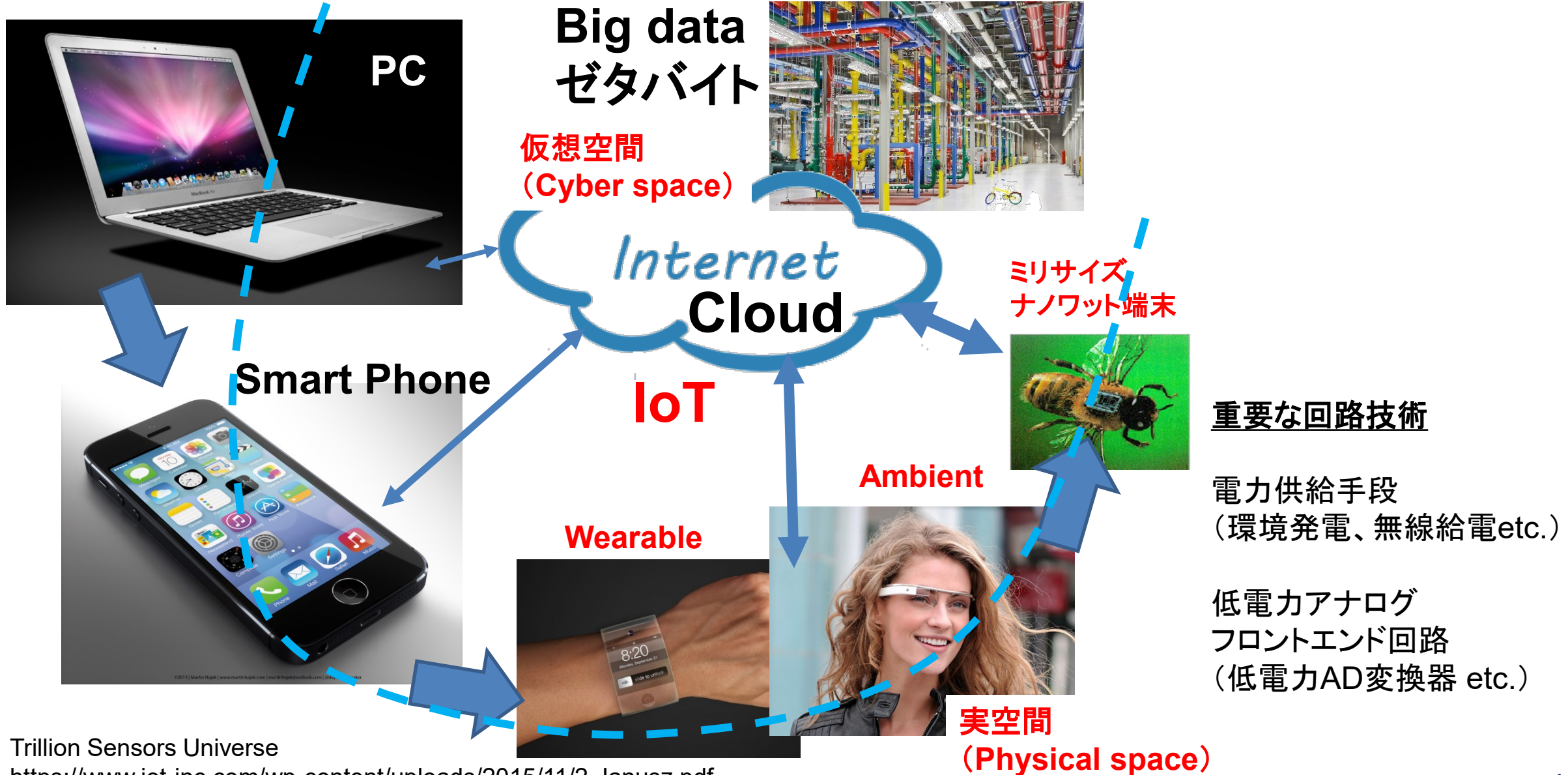
■ バッテリレスシステム向けのワイヤレス電力伝送システム

- ◆電力効率維持と高速応答、低EMIの実現手法

■ 低電力ADC開発時のシステム設計と実機検証でのテストベンチ共有

- ◆精度向上のための技術

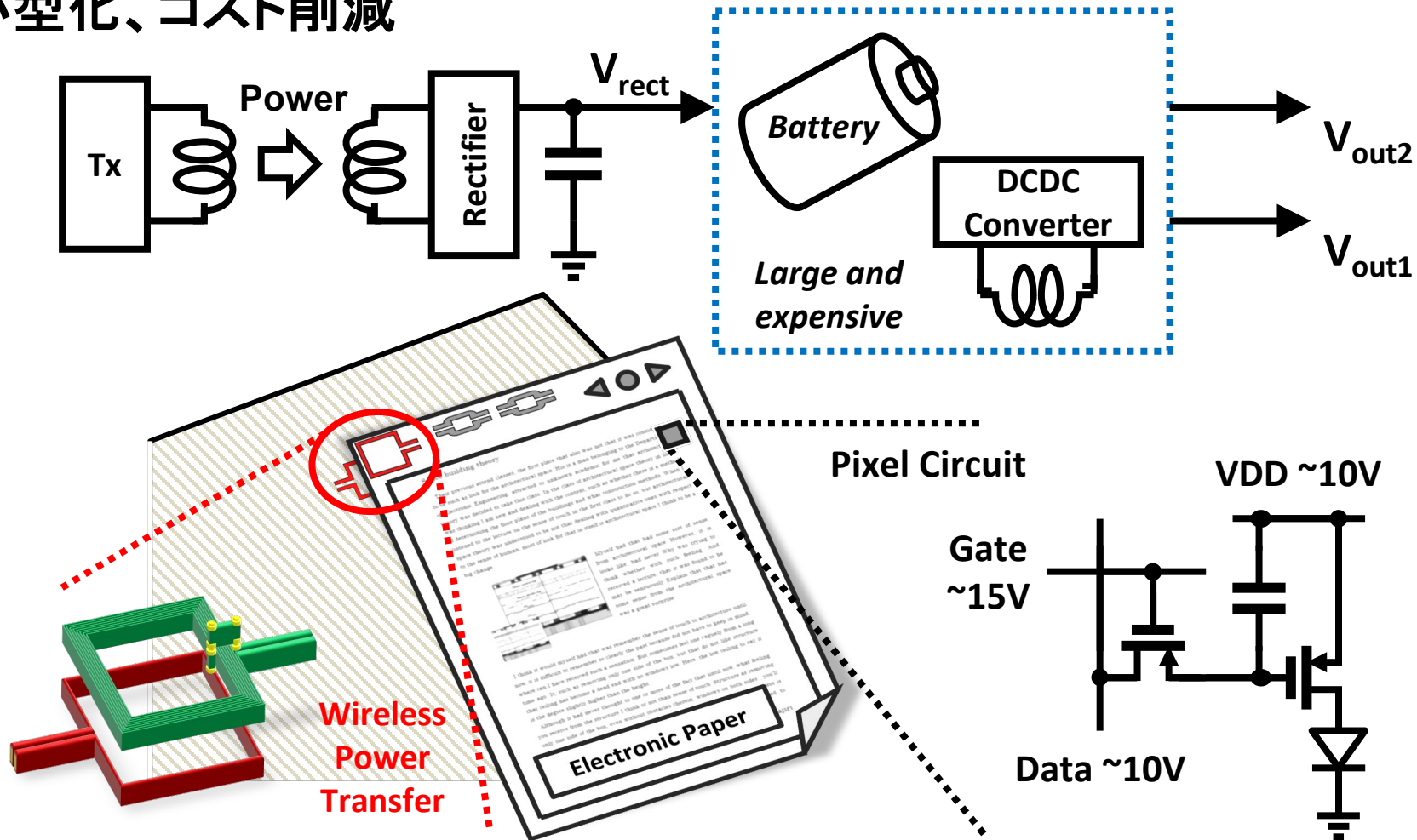
トリリオン(1兆個)・センサーの世界



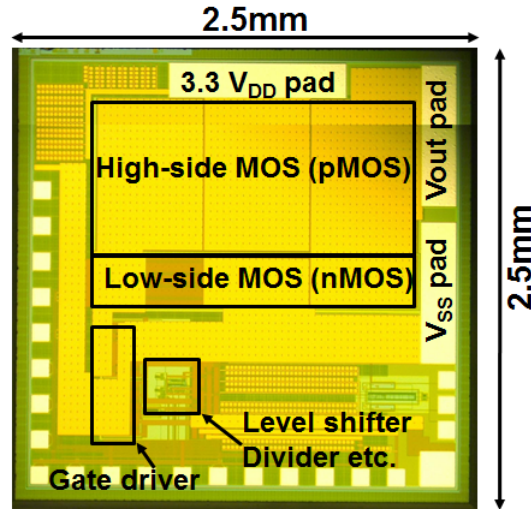
Trillion Sensors Universe
<https://www.iot-inc.com/wp-content/uploads/2015/11/2-Janusz.pdf>

バッテリーレス機器向け無線給電システム

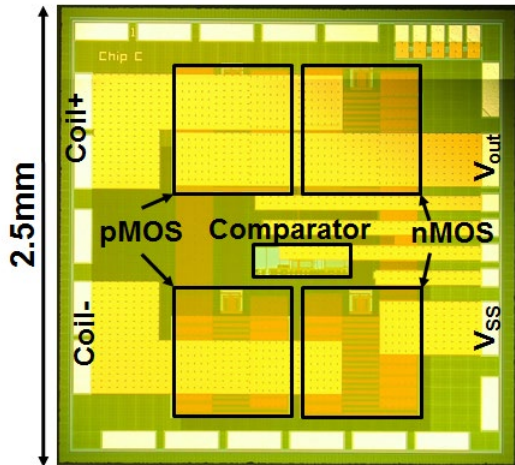
バッテリーや多出力DC-DCコンバータを不要とすることで、
効率改善、小型化、コスト削減



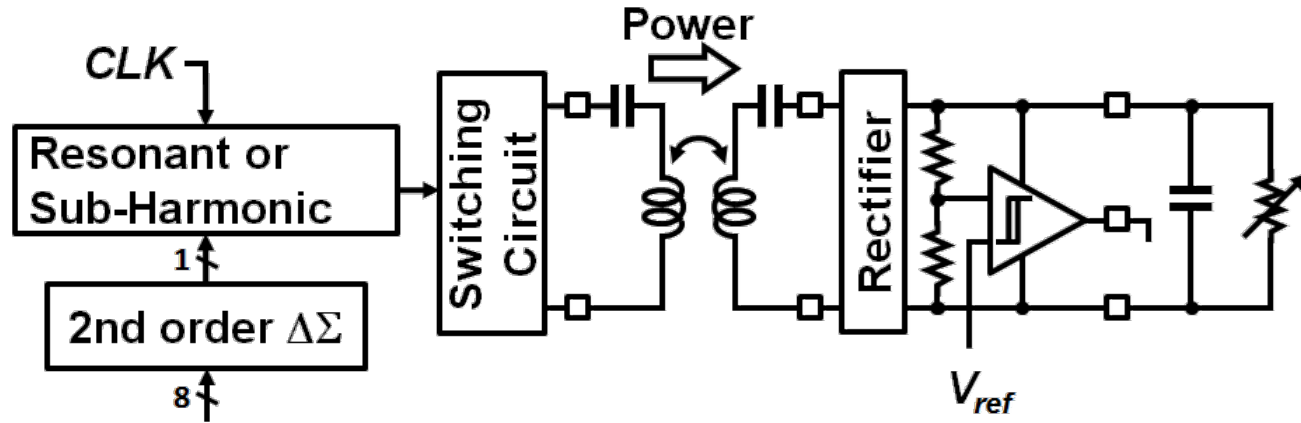
バッテリーレス機器向け無線給電用集積回路とシステム



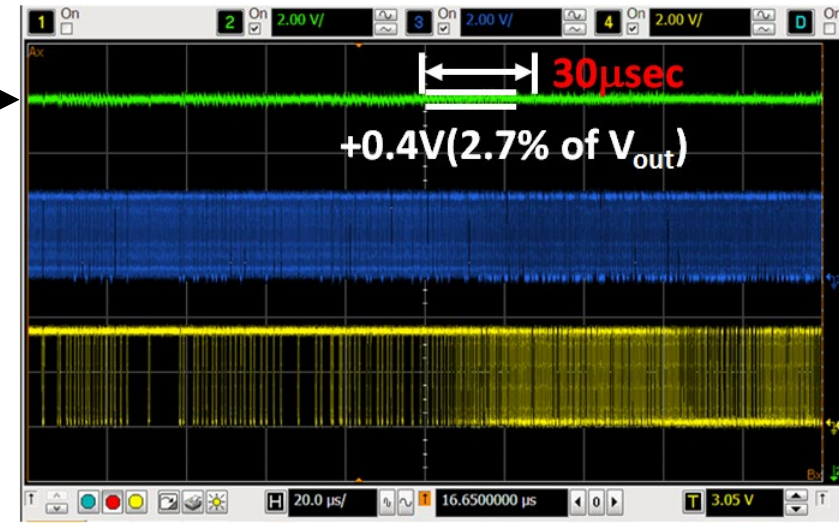
Transmitter chip



Rectifier chip



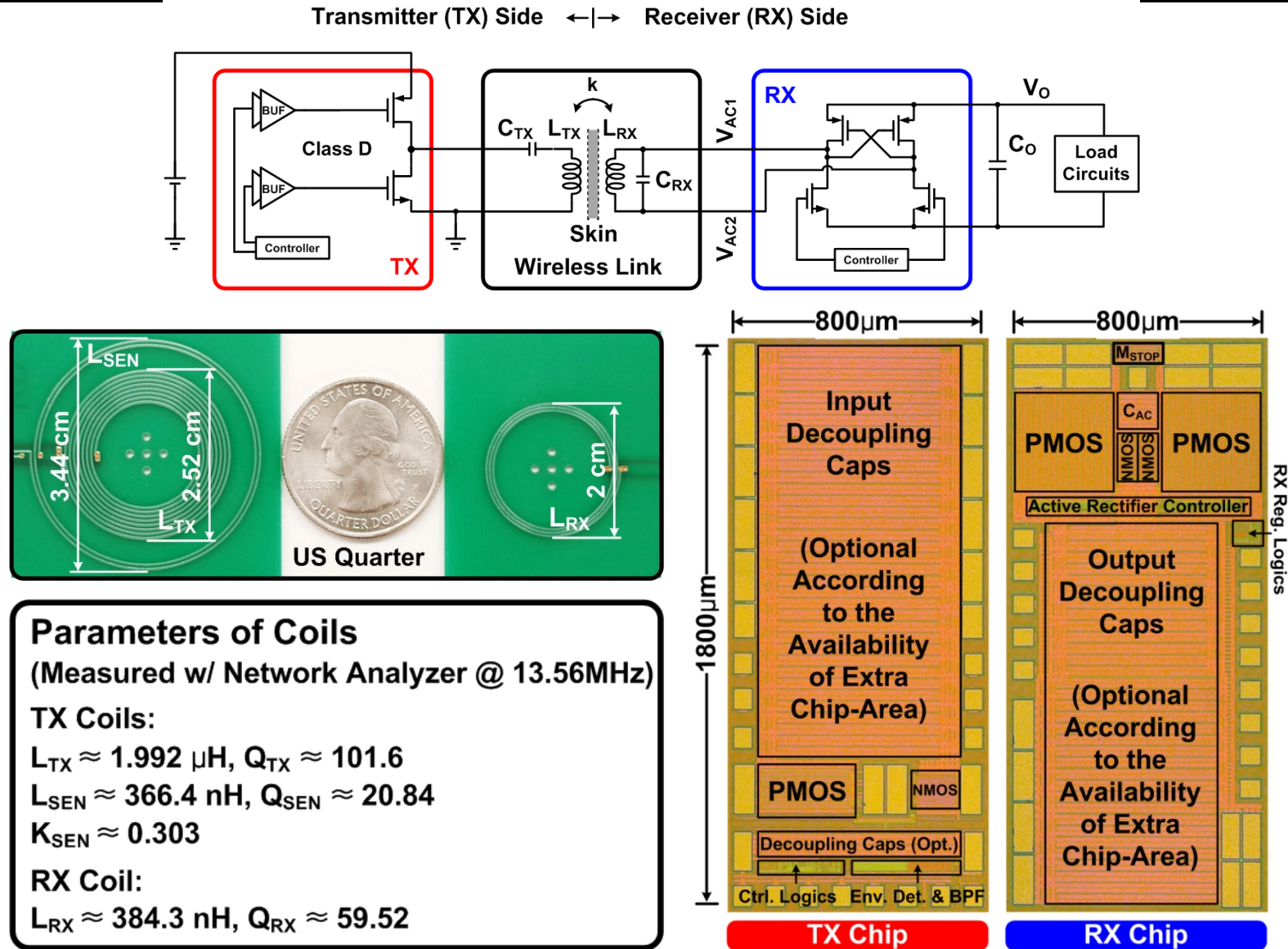
15V →
Switch clock
Mode control



0.5W, 50%, < 30μsec

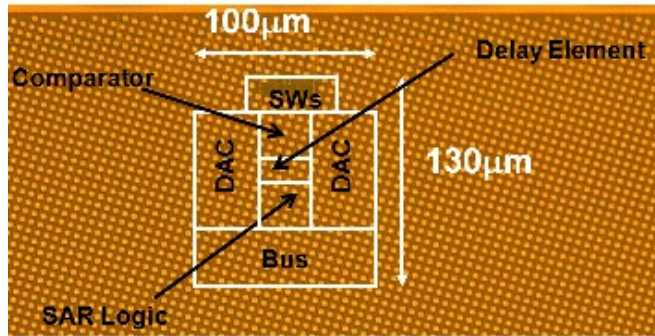
Load transition point
(From 50mW to 315mW)

医療用体内埋め込み機器向けに開発した無線給電回路

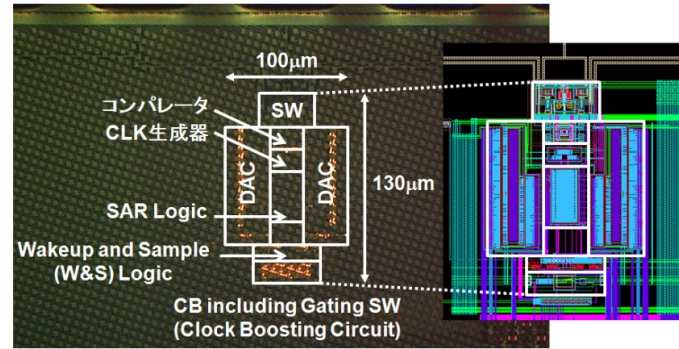


これまでに開発した低電力、高速ADCの例

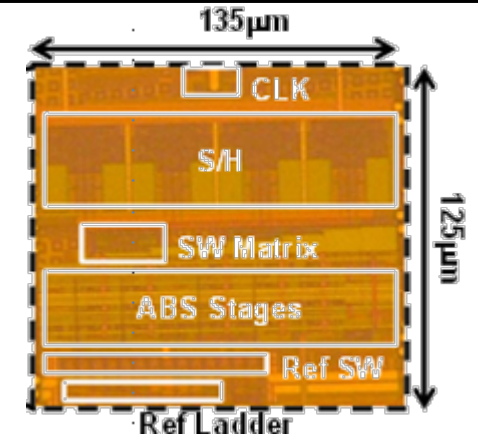
40nm CMOS



3.4fJ/conv.-step SAR-ADC with C-DAC digital calibration

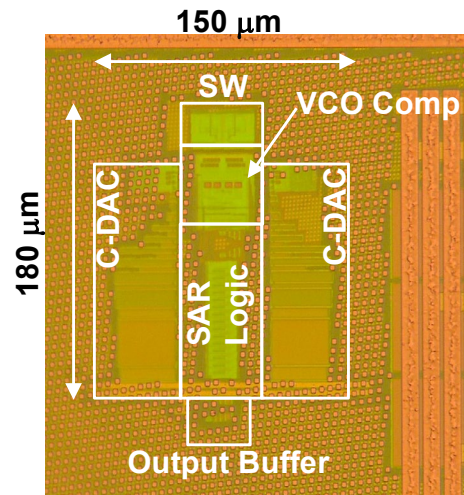


560pW@0.1kS/sec operation by self power gating

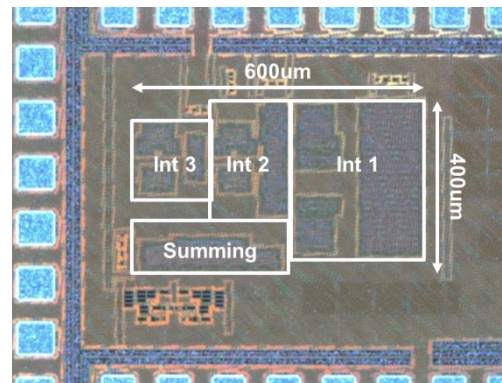


Passive pipelined ABS-ADC 6bit 1.6Gps, 2.4mW

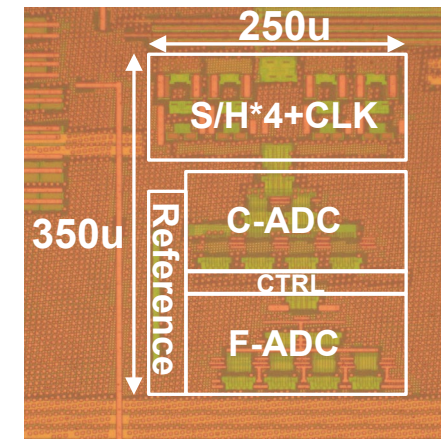
65nm



SAR-ADC with VCO comp. 1MS/s, 10.7bit, 45uW



IQ $\Delta\Sigma$ -ADC IRR > 70dB

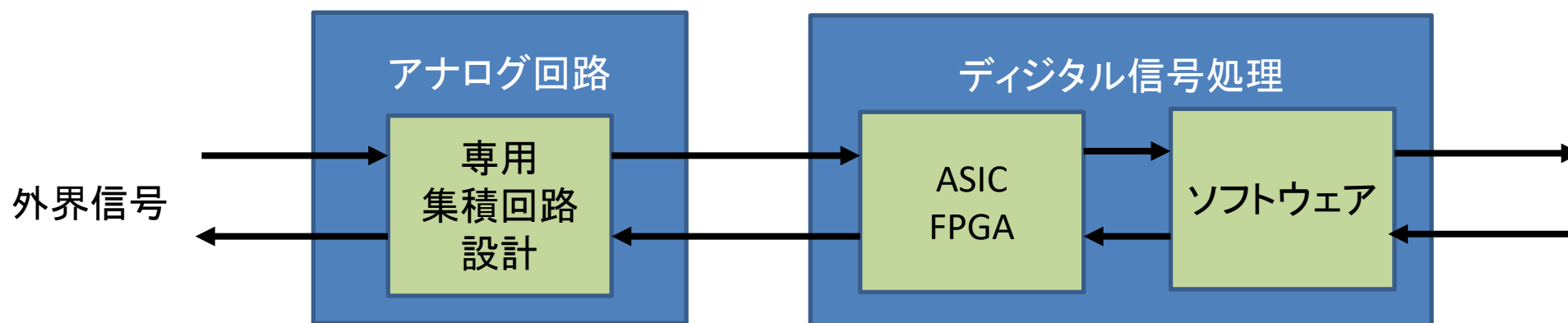


Dynamic architecture configurable 1.3GS/s, 6bit, 8.1mW

アナログ・デジタル混載回路、システムの構成

フィジカル空間

サイバー空間



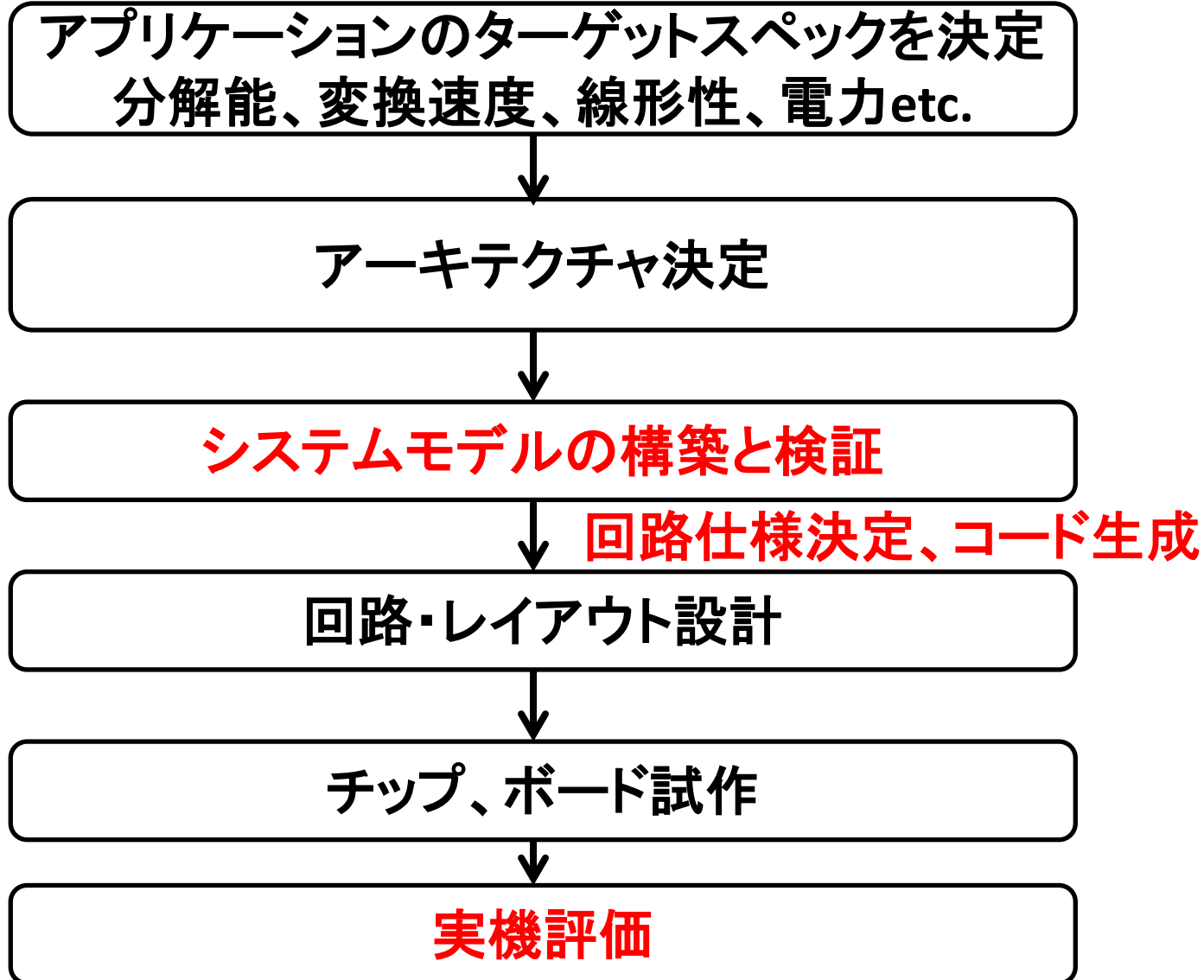
Simscape

Stateflow

HDL coder

よく使用する機能

トップダウン設計の流れ



内容

■ 当研究室の研究テーマ紹介

- ◆IoT時代のセンサ端末用アナログ・デジタル混載回路とシステム
- ◆トップダウン設計の流れ

■ バッテリレスシステム向けのワイヤレス電力伝送システム

- ◆電力効率維持と高速応答、低EMIの実現手法

■ 低電力ADC開発時のシステム設計と実機検証でのテストベンチ共有

- ◆精度向上のための技術

ワイヤレス給電規格の例 (Qi)

- Wireless Power Consortiumによって標準化された、ポータブル機器充電向けワイヤレス給電規格 (2010年7月策定)

(<http://www.wirelesspowerconsortium.com>)

これまでは、各メーカーが独自規格の製品を出していたため相互利用ができなかった。



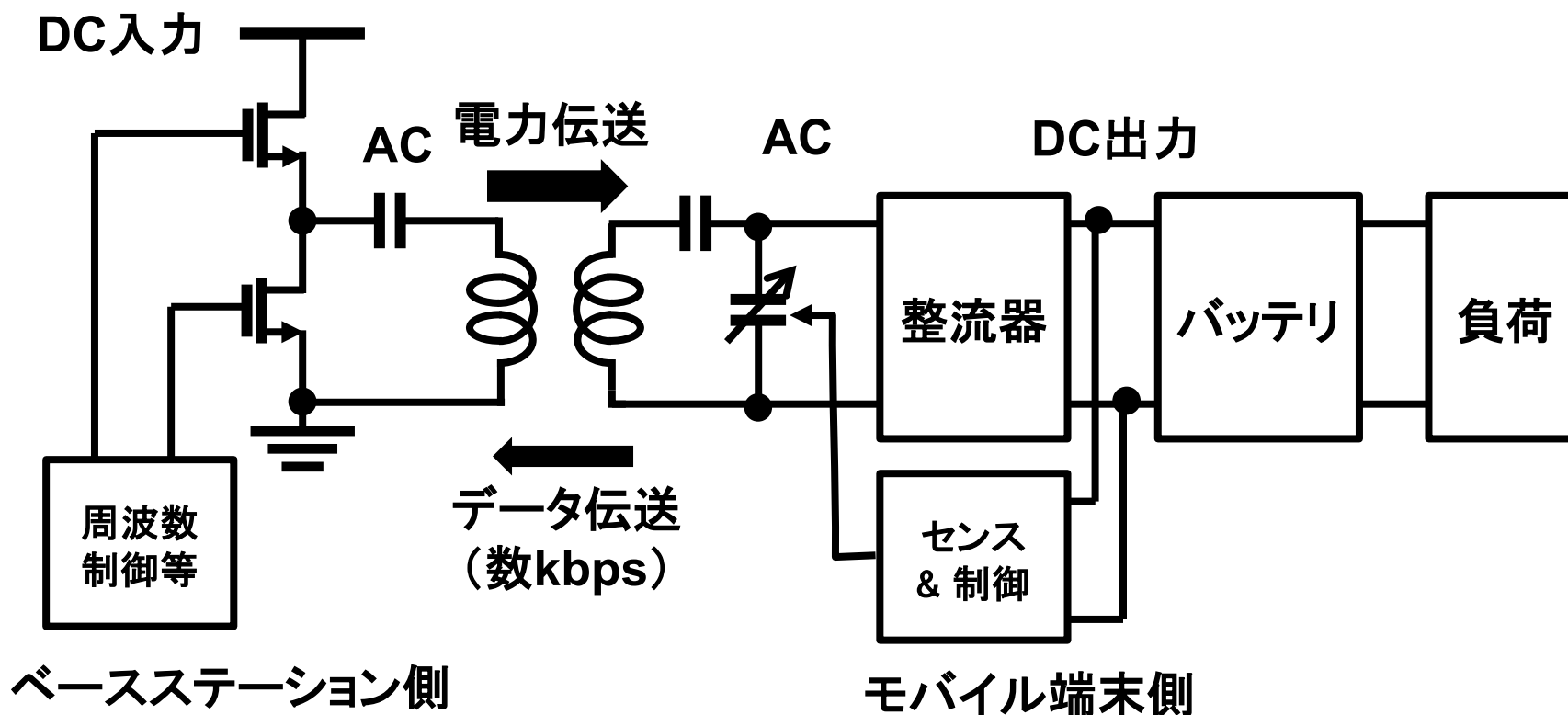
Docomo: 無線充電携帯 (シャープ)



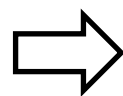
Maxell: エアボルテージ



Qiにおける電力伝送と制御



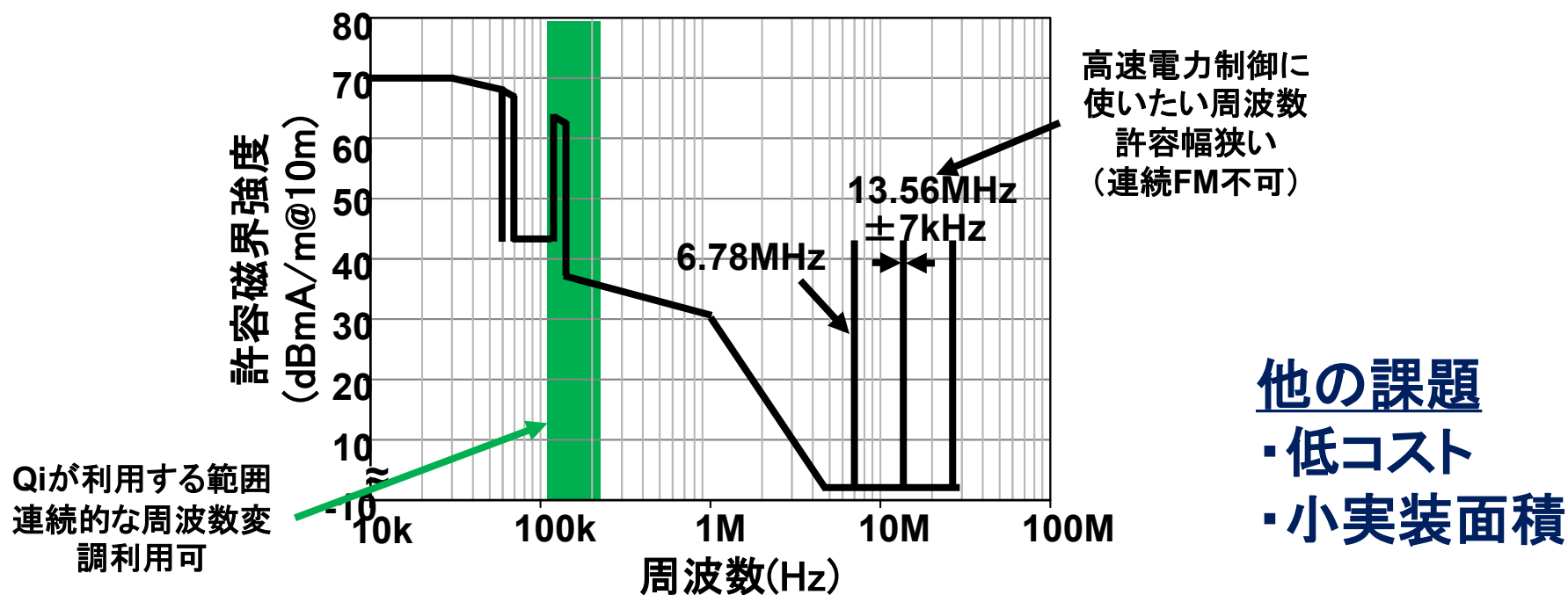
スイッチング周波数: 110kHz~205kHz
電力制御: スwitching周波数制御
パワー制御通信: 250ミリ秒間隔
通信方式: 2次側の容量もしくは負荷
変調をして1次側でコイル電
圧の変化を検出



高速な負荷変動は考慮せず
(整流器と負荷の間にバッテリーが配
置され1次側からは負荷の変動が
遮蔽)

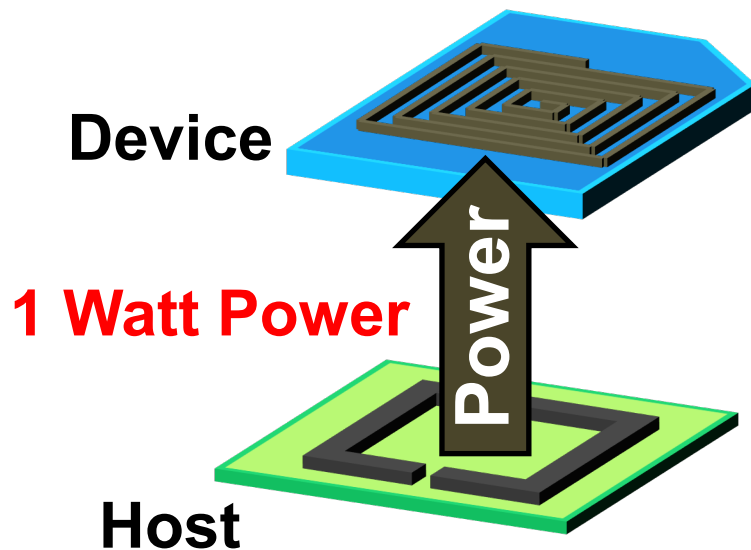
バッテリーレス機器向け無線給電システムの課題

- バッテリーレスのため動作状態(書き込み/読み出し)に応じて負荷が高速に大きく変動
 - ⇒高速電力制御が必須(受電側の電圧・熱ストレスを防止)
 - ⇒MHz帯を使いたいが法規制が厳しい(低EMI)
- 高速・高効率で不要輻射(EMI)の少ない電力制御手法の開発**

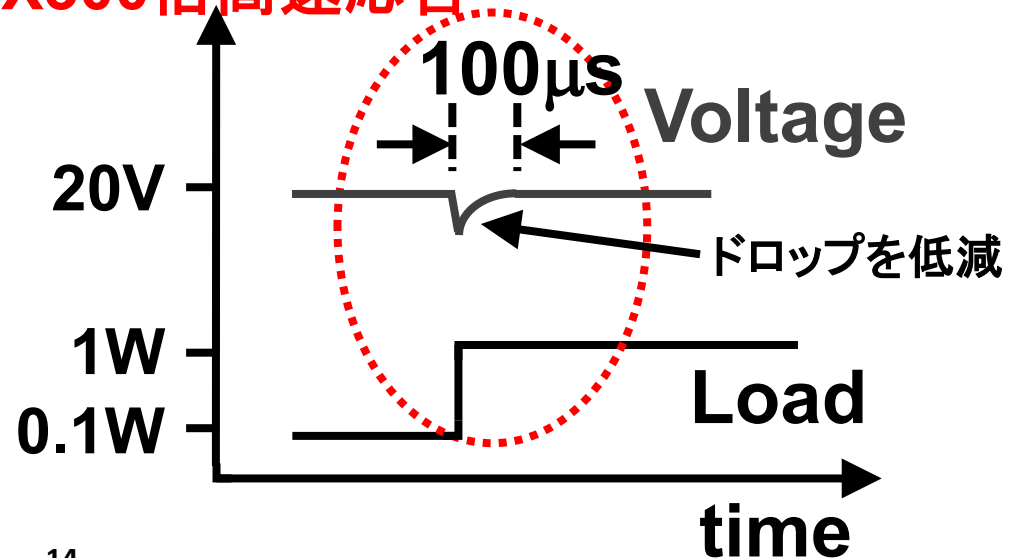


ターゲットスペック

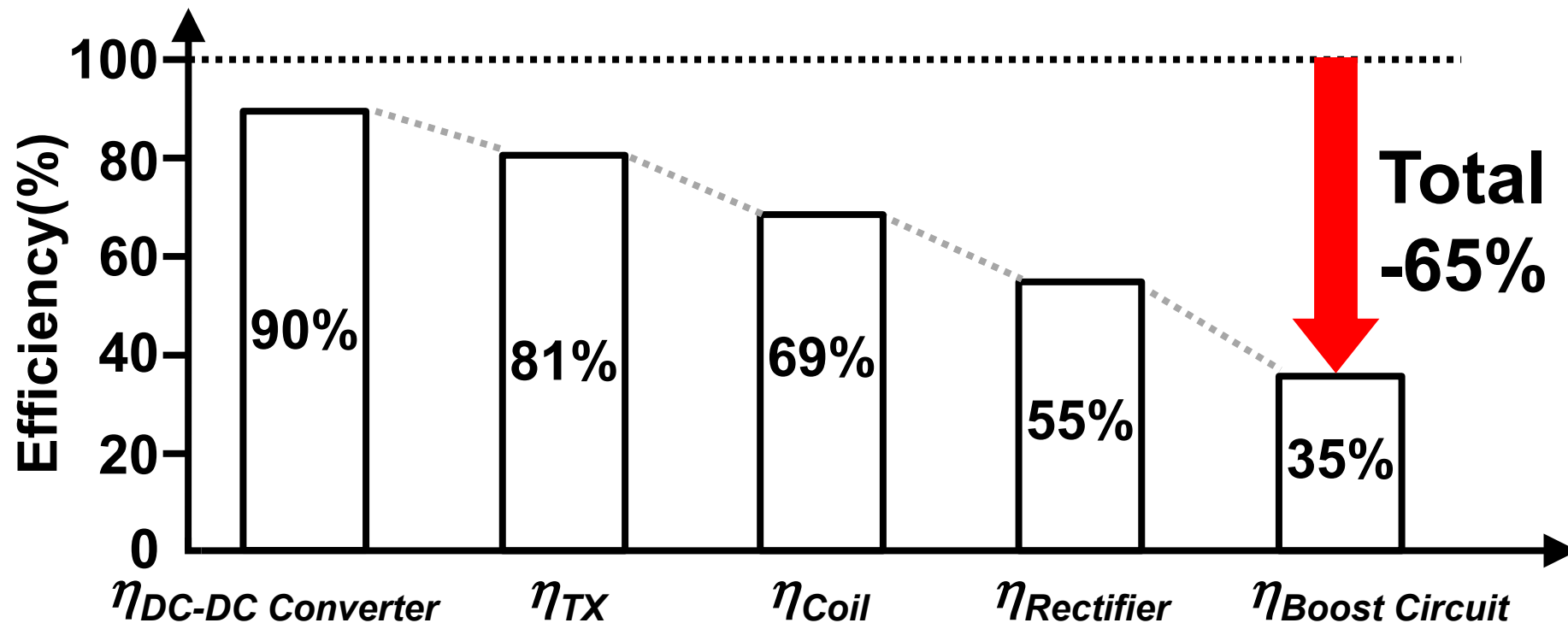
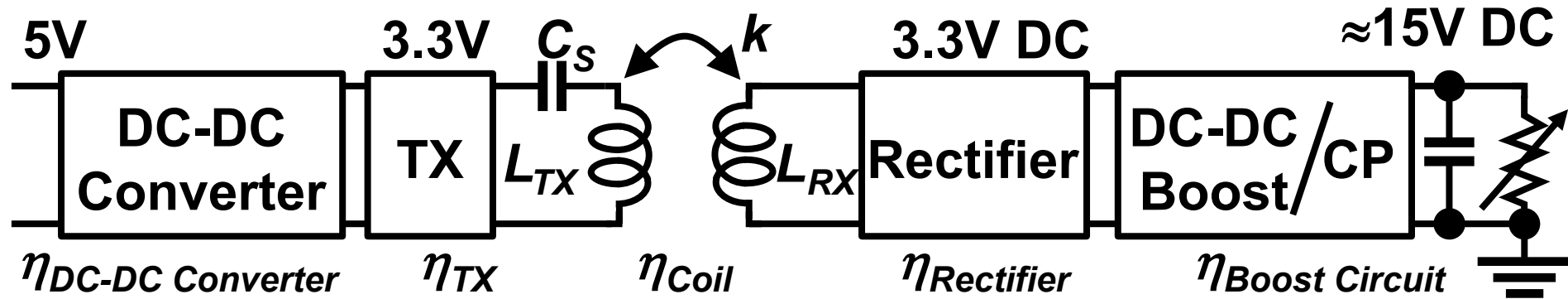
| | Target | RFID | Qi |
|---------------|----------------------|----------|------------|
| スイッチング 周波数 | 6.78MHz, 13.56MHz | 13.56MHz | 110~205kHz |
| 伝送電力 | 1W | 数10mW | < 5 W |
| 受電側出力電圧 | 20V | ~数V | ~数V |
| 負荷変動応答時間 | <100 μ s | - | 30ms |



X300倍高速応答

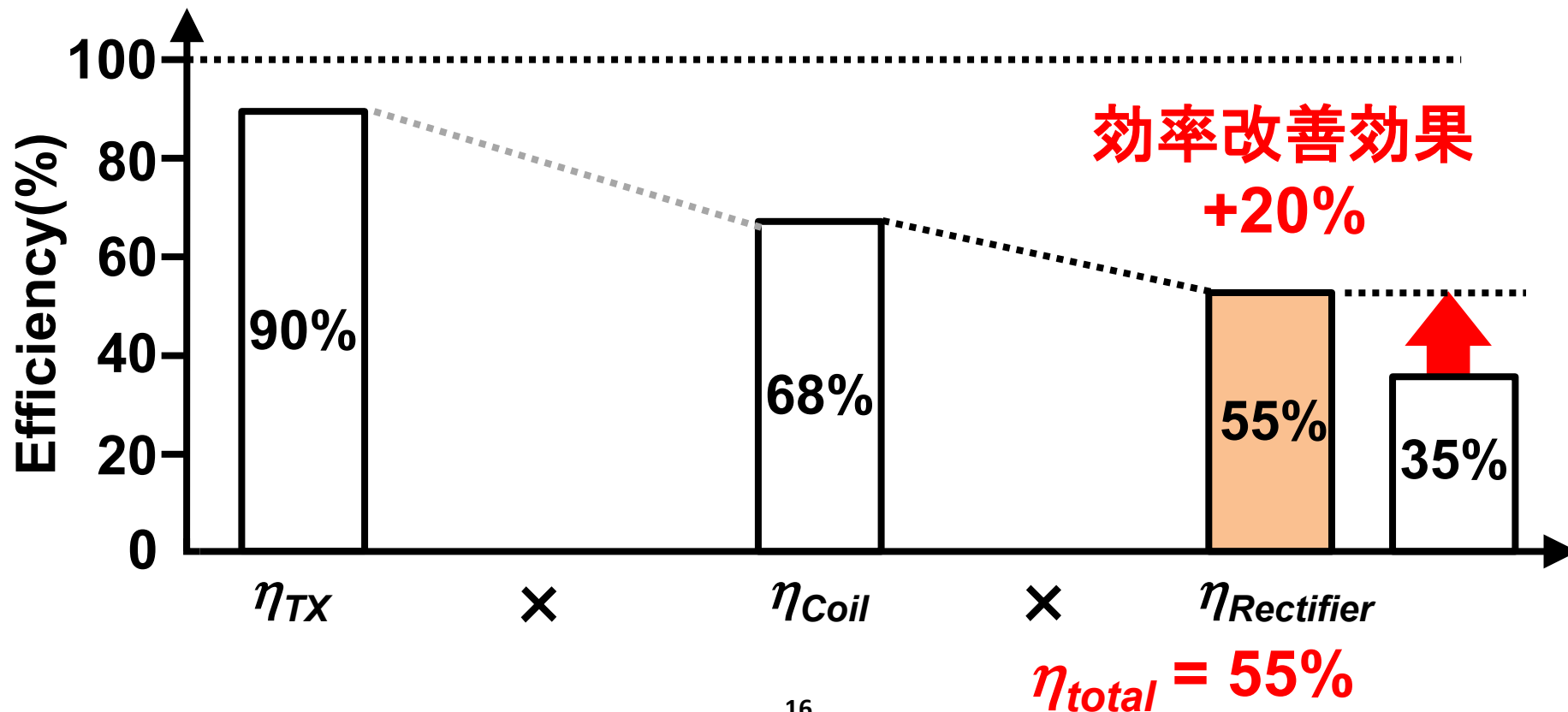
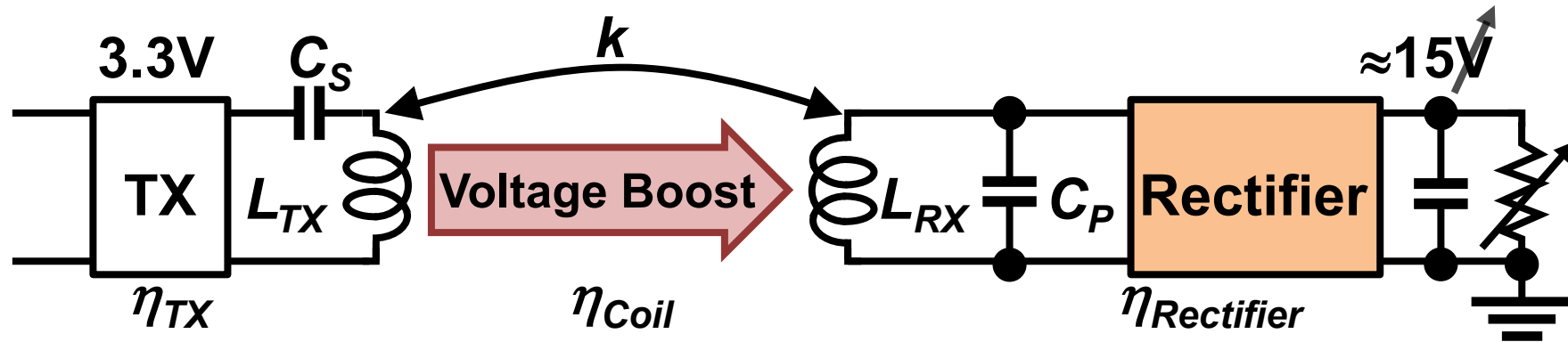


一般的なアプローチ



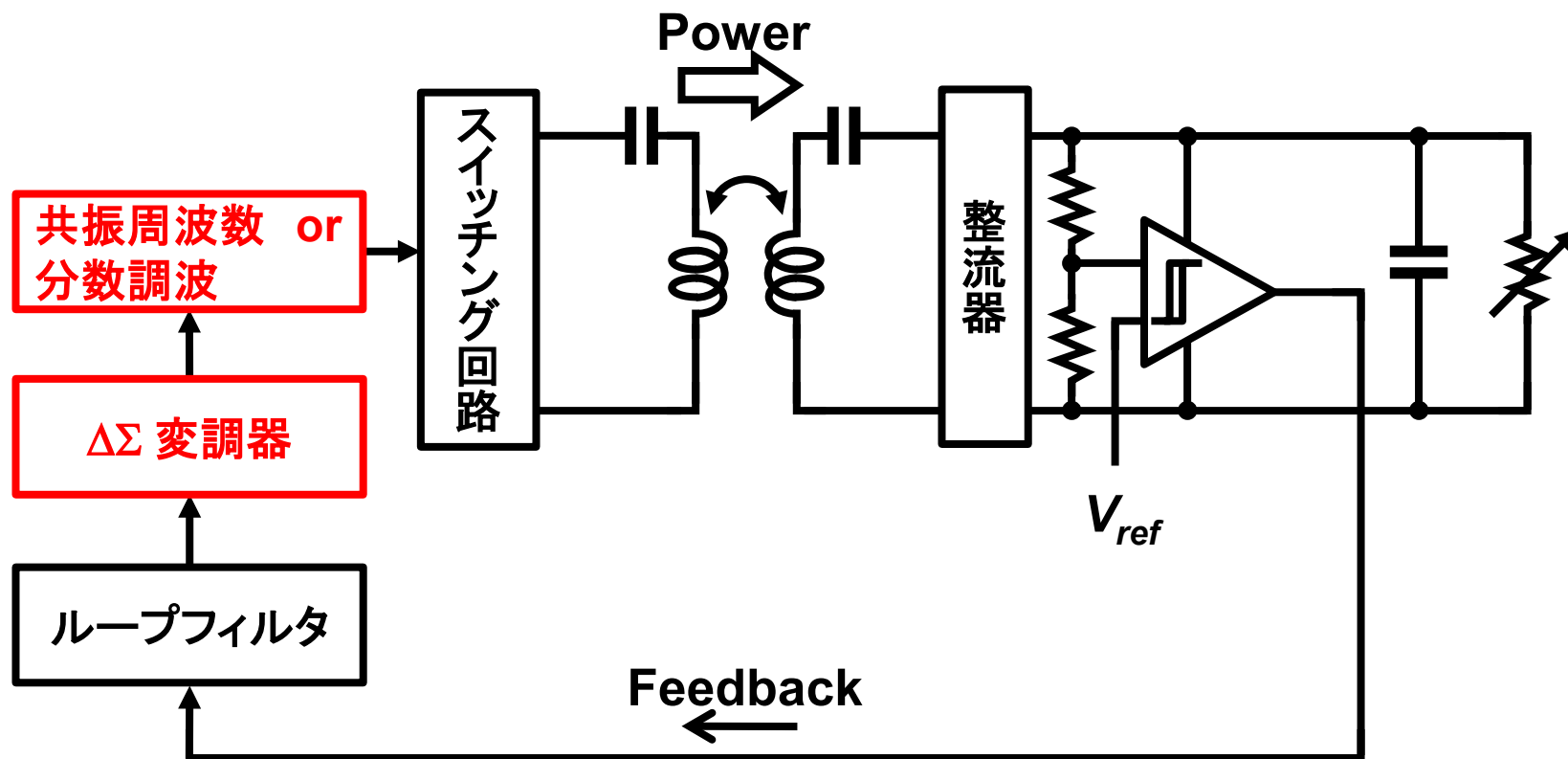
$$\eta_{total} = 35\%$$

提案手法(本研究のアプローチ)

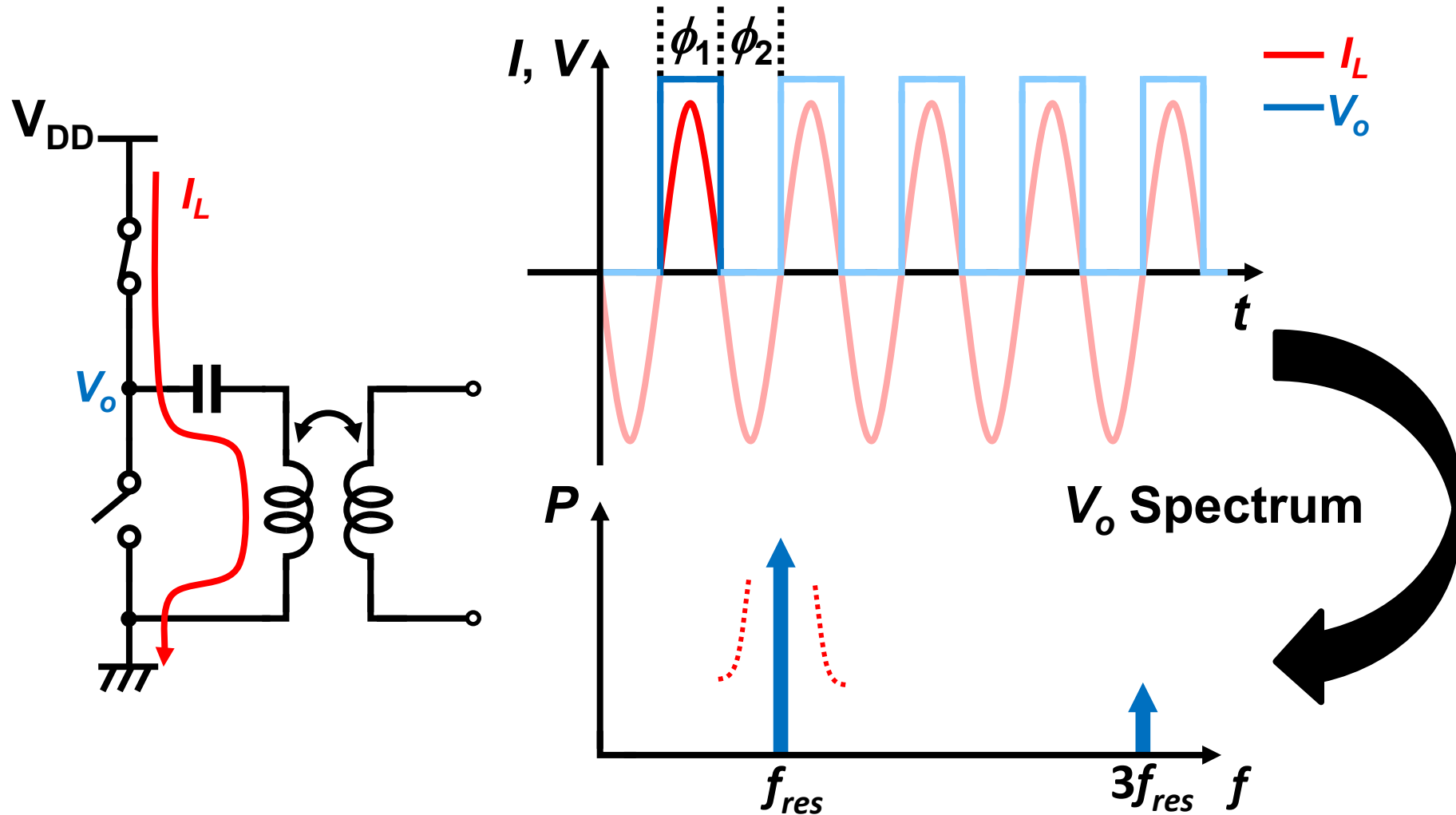


分数調波のスイッチングによる低EMI電力制御

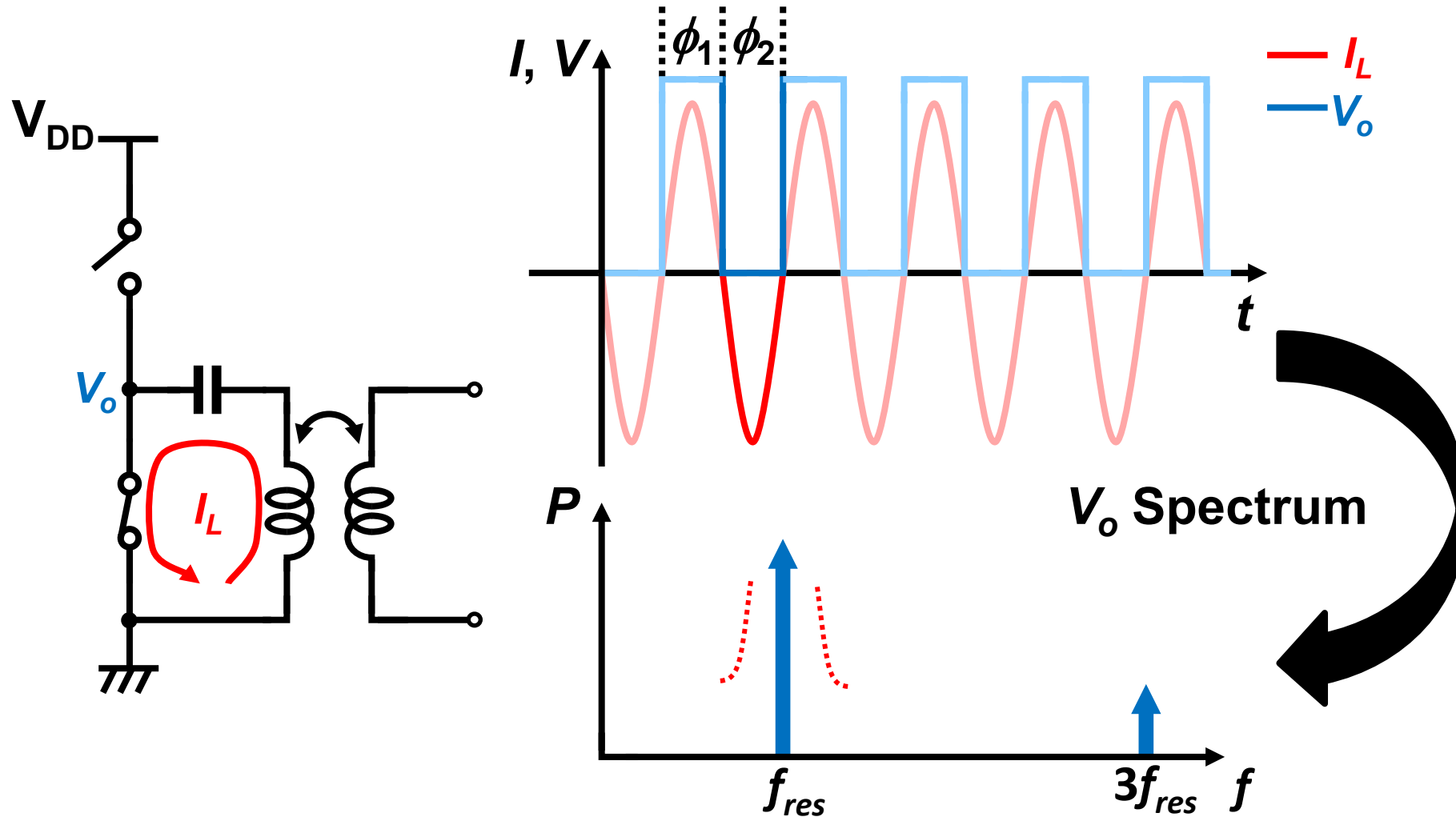
- 共振周波数(f_{res})と分数調波($f_{res}/3$)の使用頻度による電力制御
- $\Delta\Sigma$ 変調器によるスプリアス成分の削減



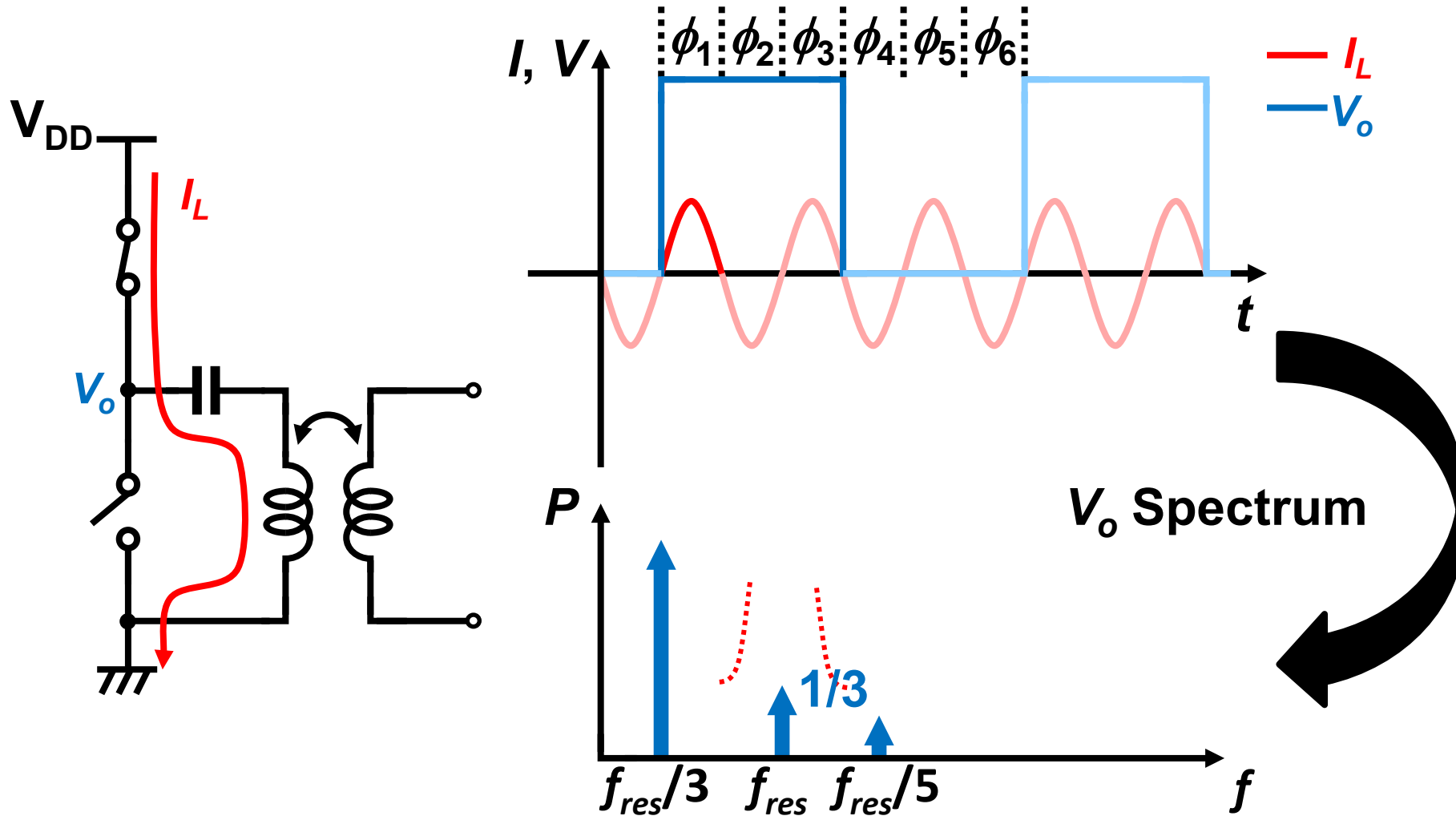
共振周波数スイッチング



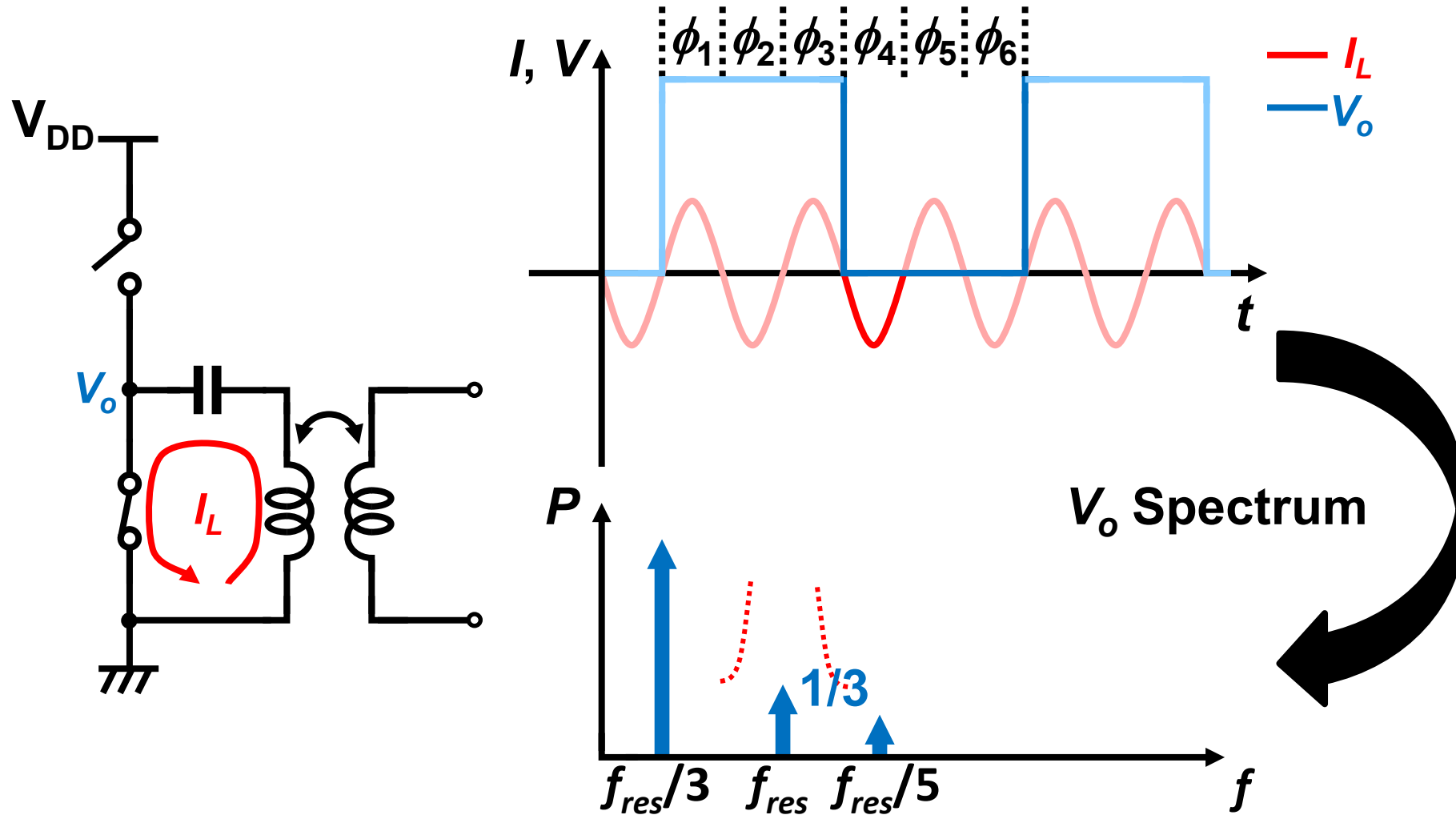
共振周波数スイッチング



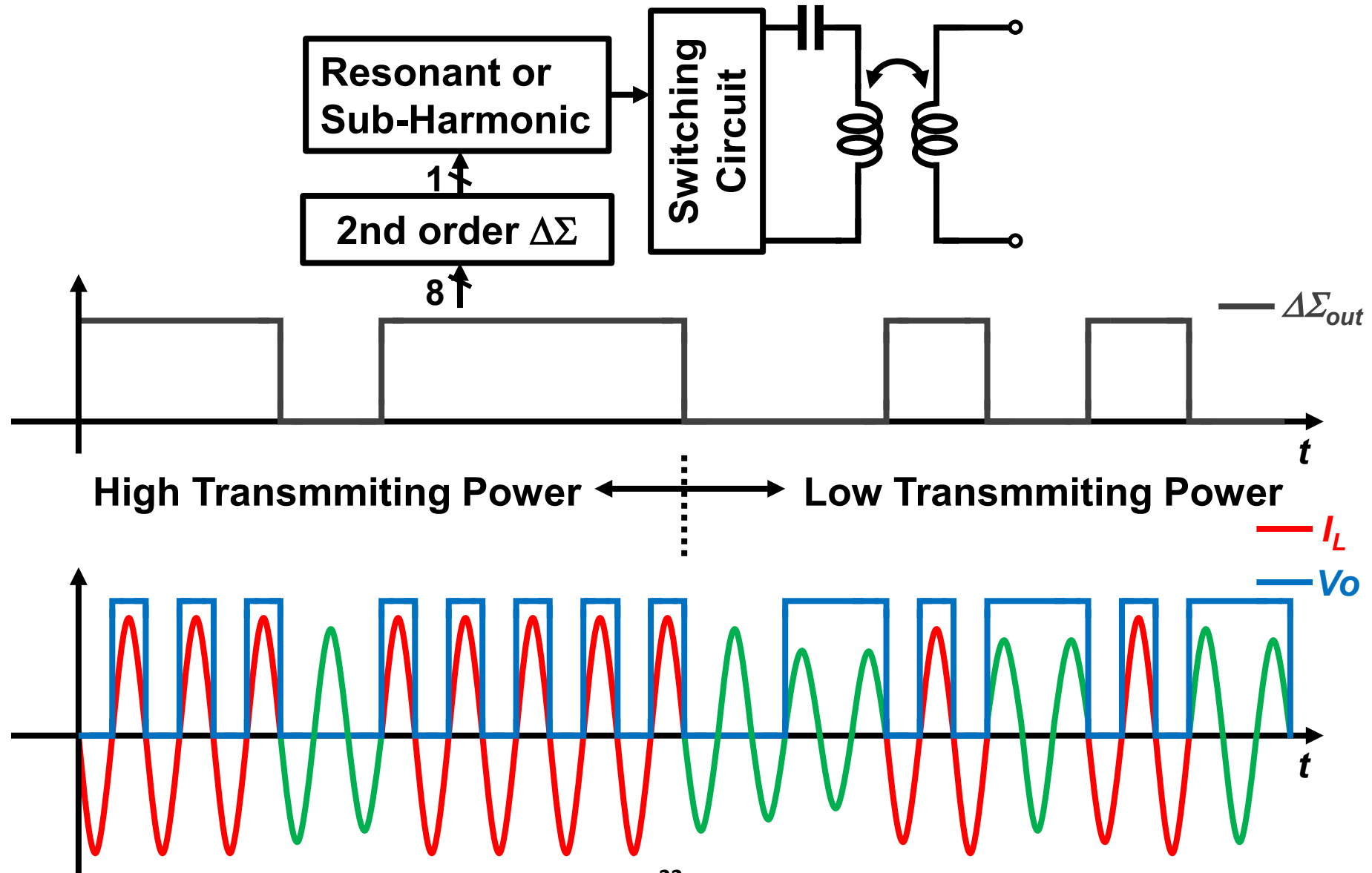
分数調波スイッチング



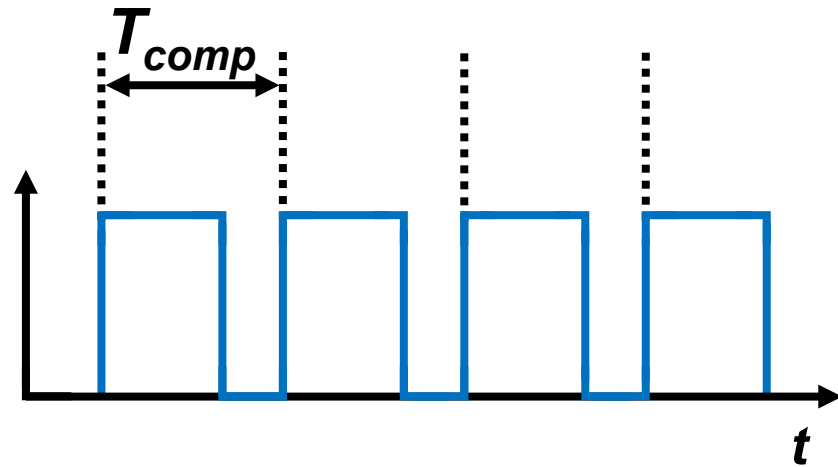
分数調波スイッチング



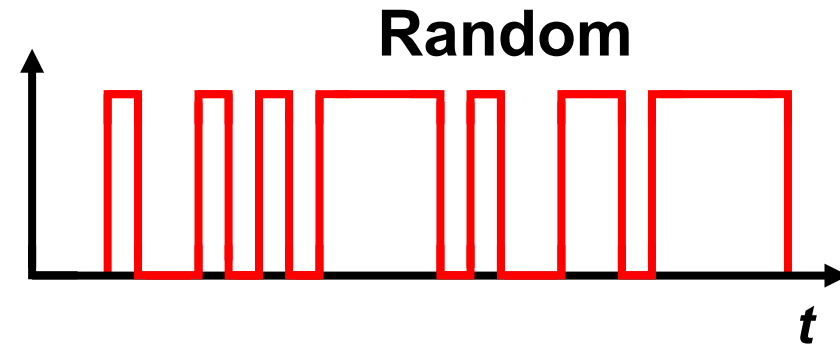
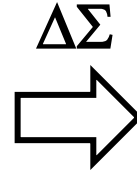
送信電力制御



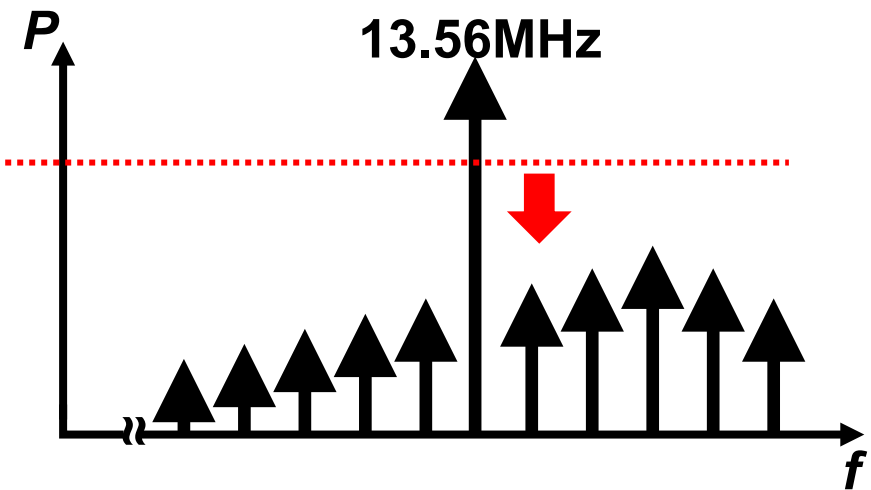
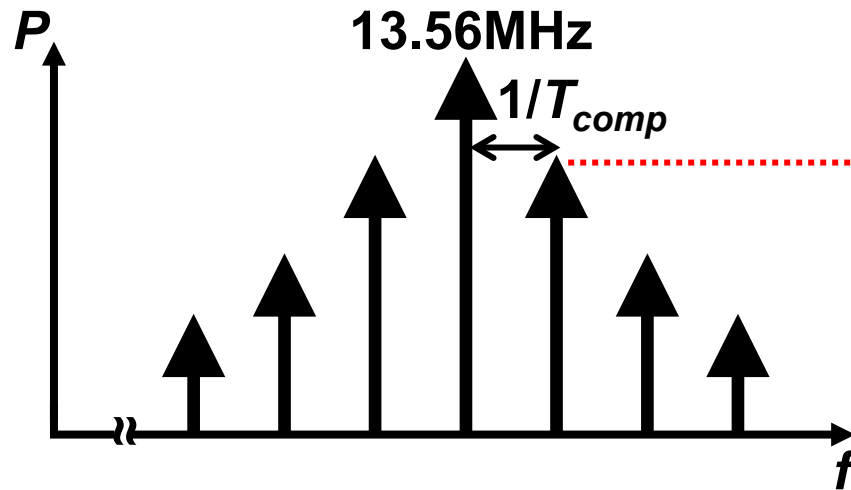
$\Delta\Sigma$ -変調によるスプリアスの低減



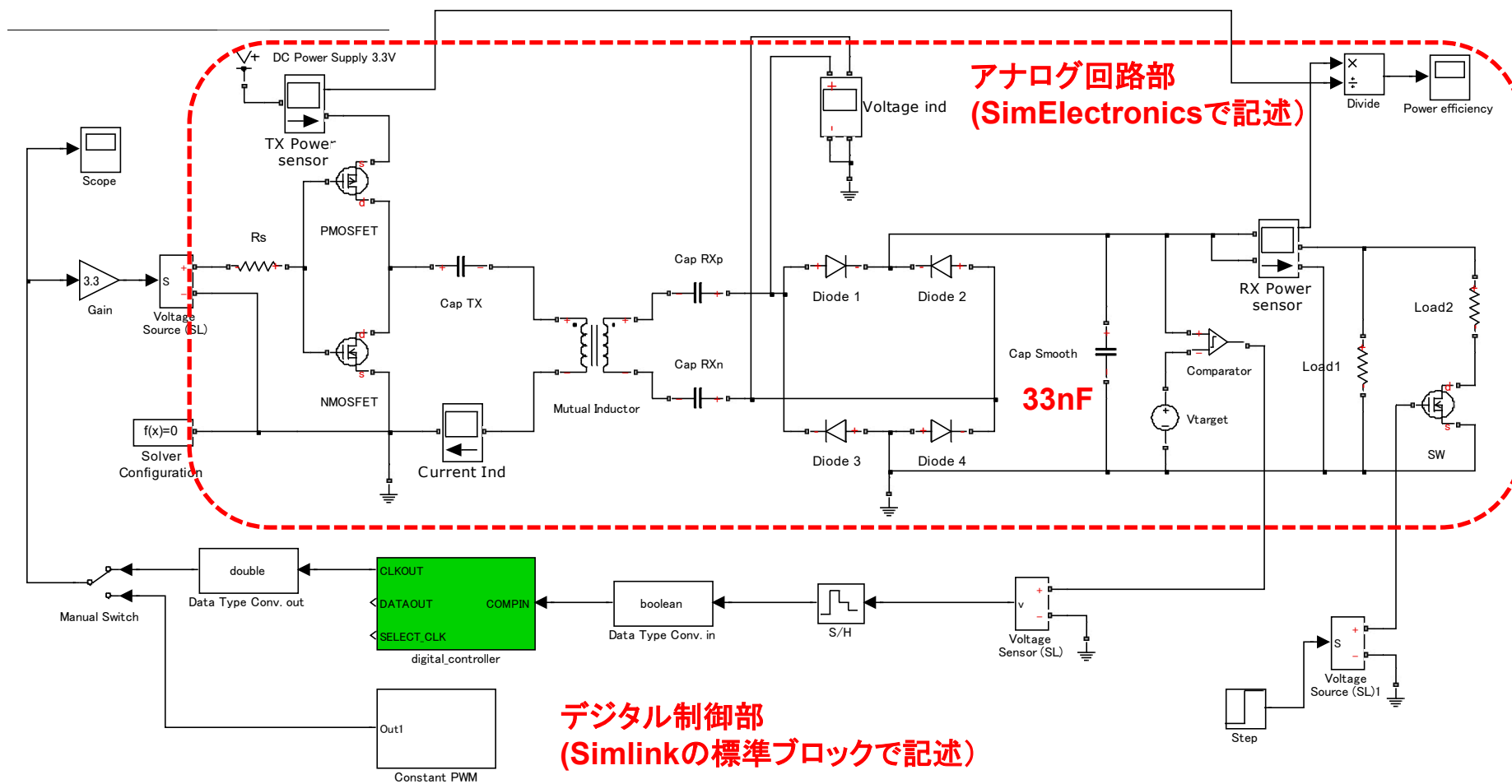
Without $\Delta\Sigma$ -Modulator



With $\Delta\Sigma$ -Modulator



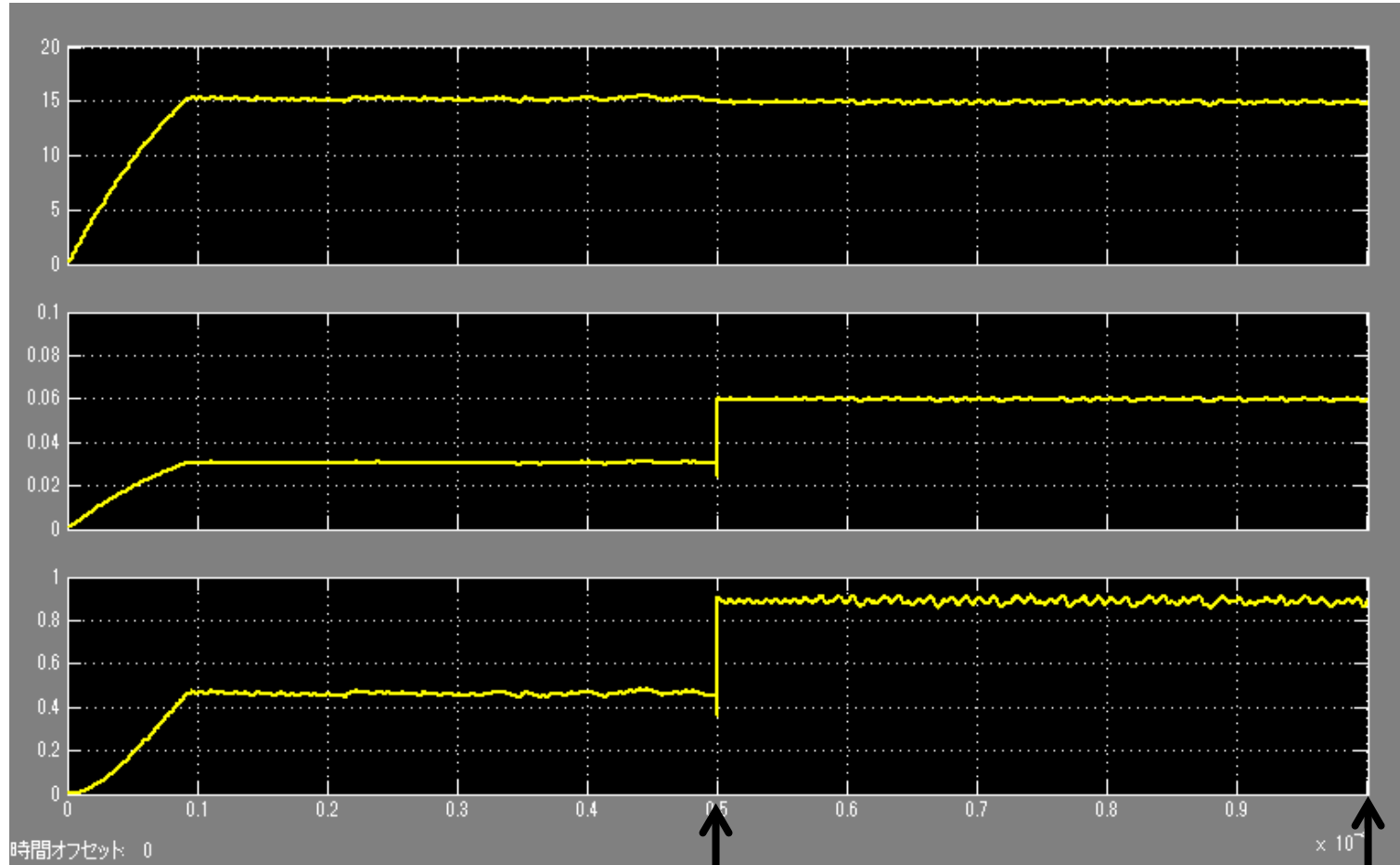
非接触給電システムモデル (Simulinkモデル)



HDL coderによるVerilog code自動生成

受電側各種波形

整流後
電圧波形



負荷消費
電流

負荷消費
電力

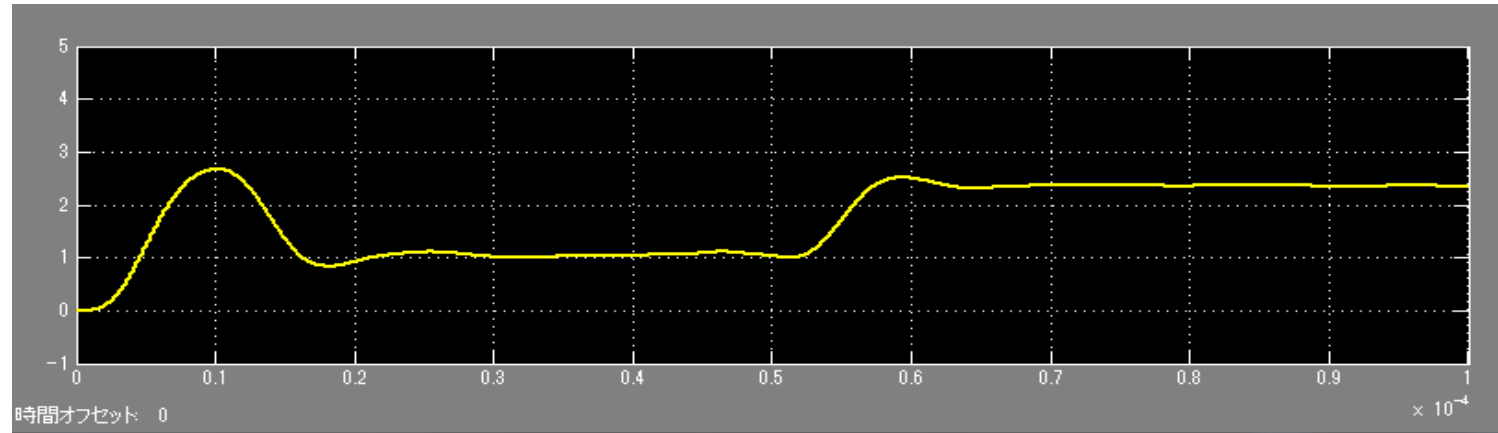
↑
負荷切替時刻

↑
100us

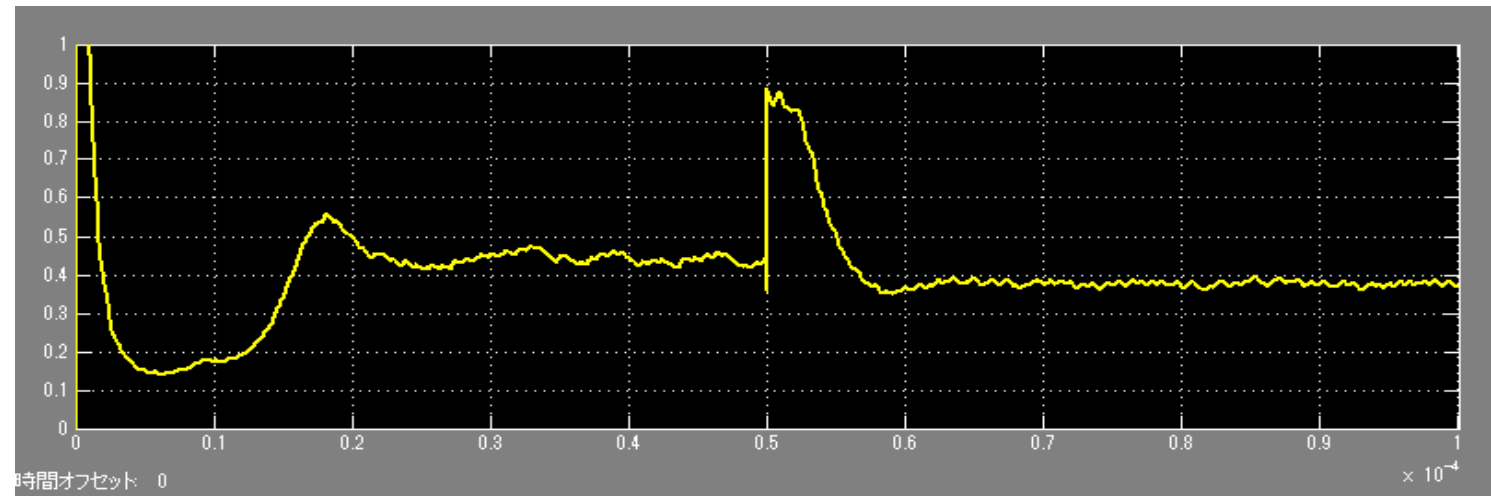
15Vに安定するようフォードバック制御

送信電力と電力伝送効率

送信電力
(負荷消費+ロス)
0.1MHzのLPF
で平均化

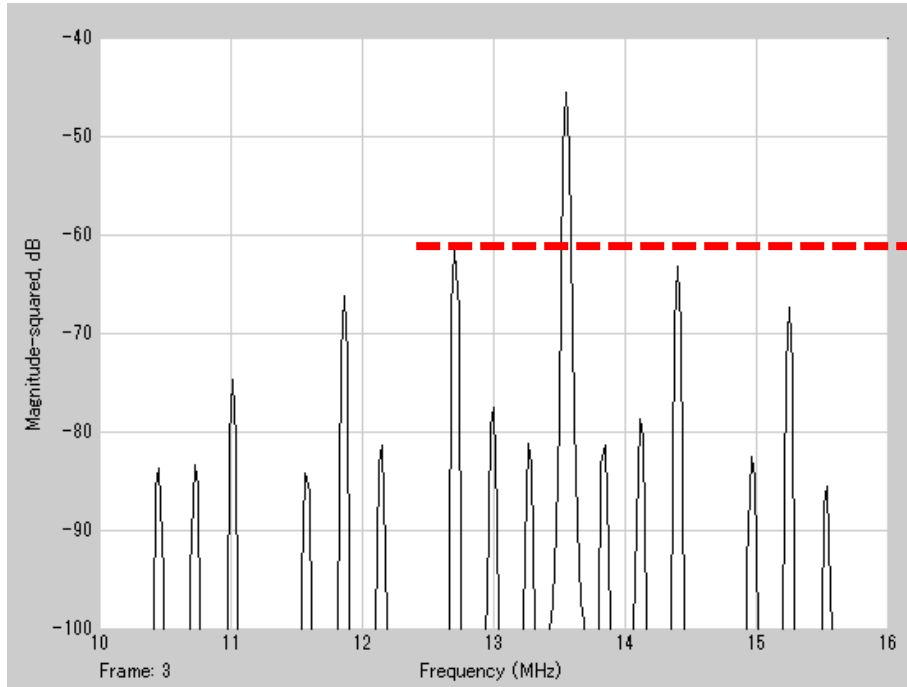


電力効率
(負荷消費
÷ 送信電力)

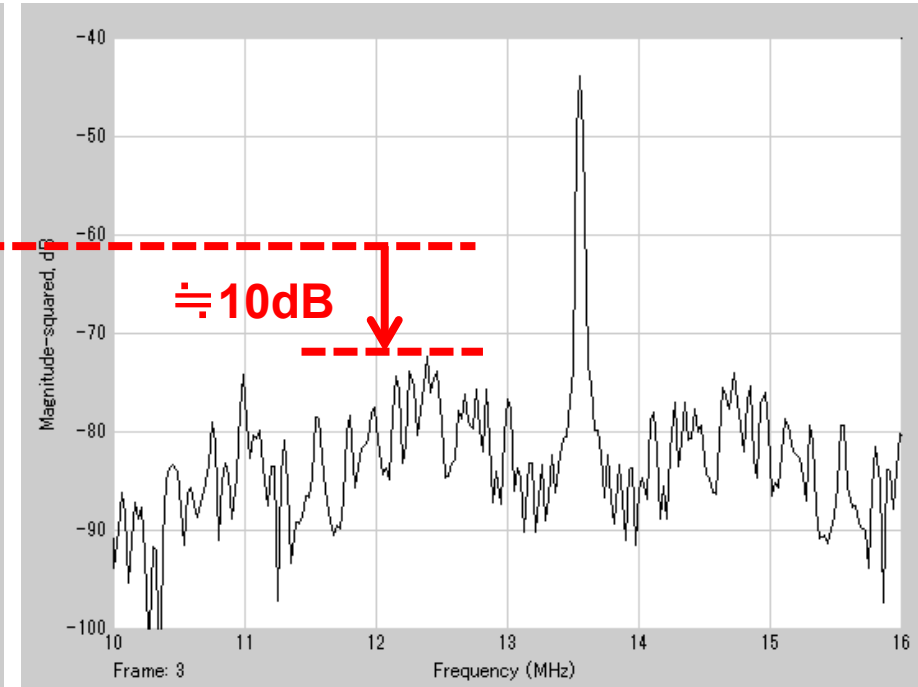


効率40%~50%程度

インダクタ電流のスペクトラム



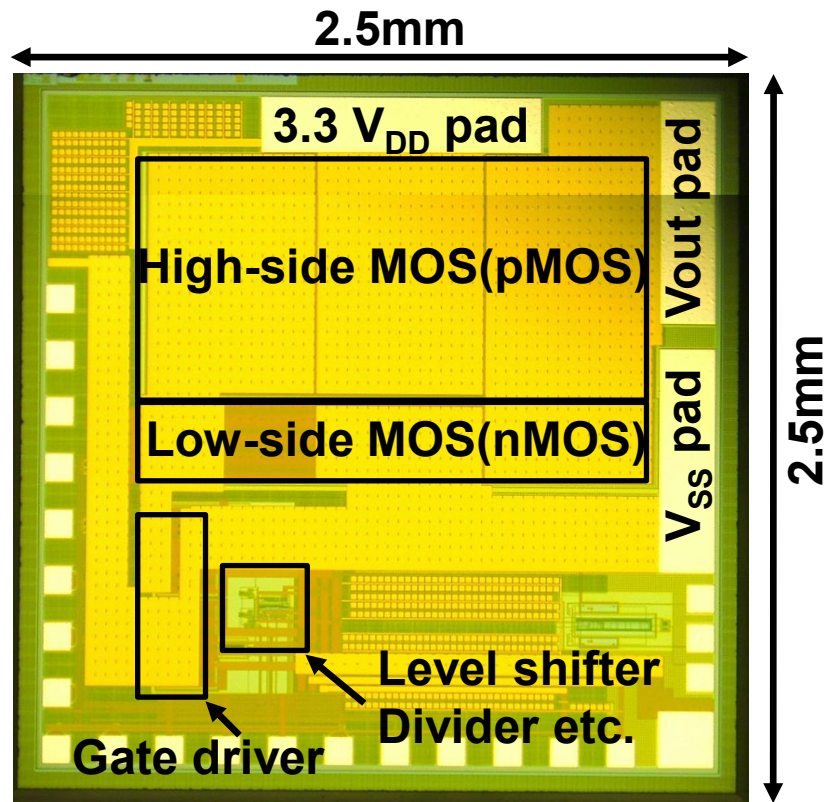
(a) PWM変調による電力制御



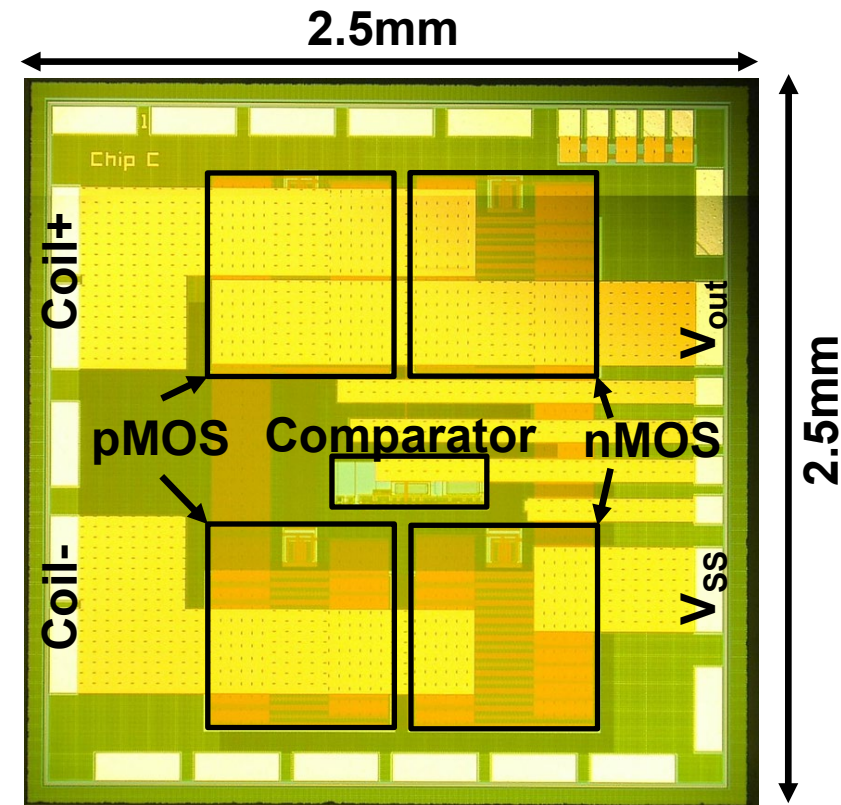
(b) $\Delta\Sigma$ 変調による電力制御

変調信号のランダム化によりスプリアスレベルを
10dB程度低減

試作チップ写真



送信機チップ



整流器チップ

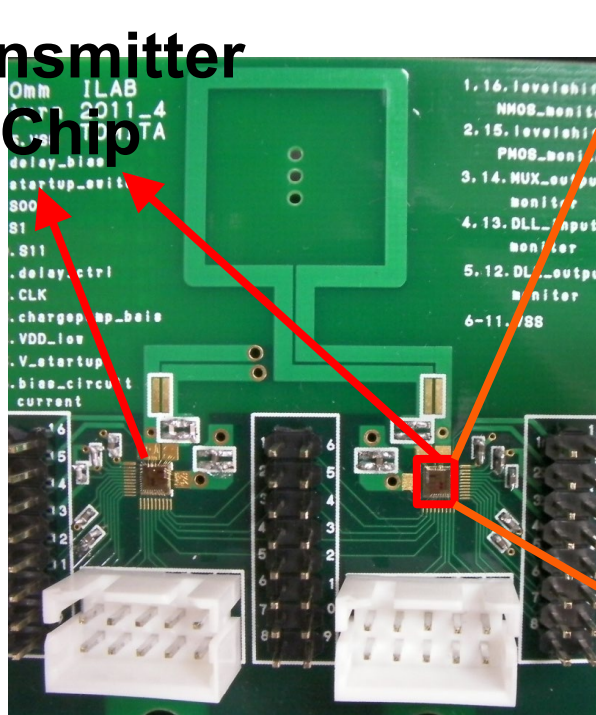
■ 0.18 μm -CMOSプロセス

評価ボード

1 turn
20mmx20mm

Resonance Capacitor: 2
Decoupling Capacitor: 10

Transmitter
Chip



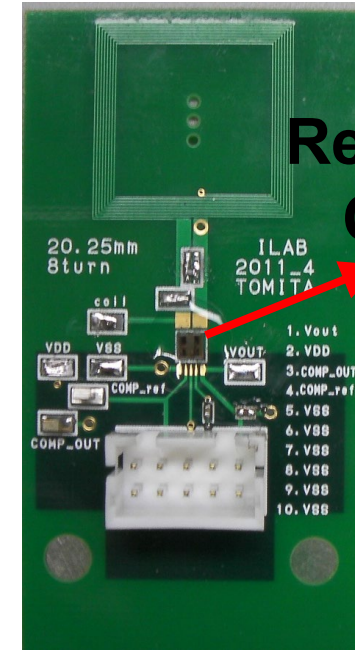
給電ボード

8 turn

20.25mmx20.25mm

Resonance Capacitor: 1
Smoothing Capacitor: 1

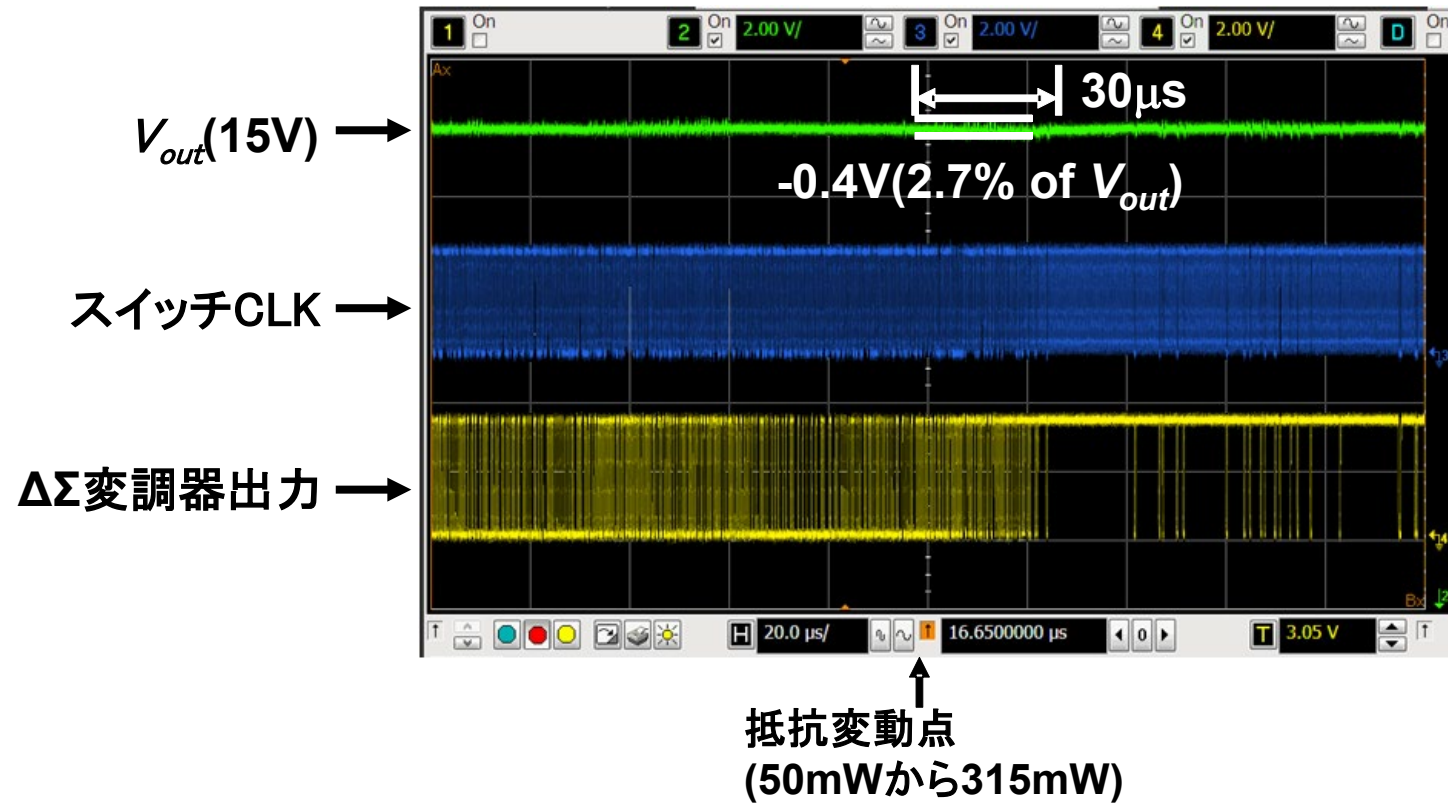
Rectifier
Chip



受電ボード

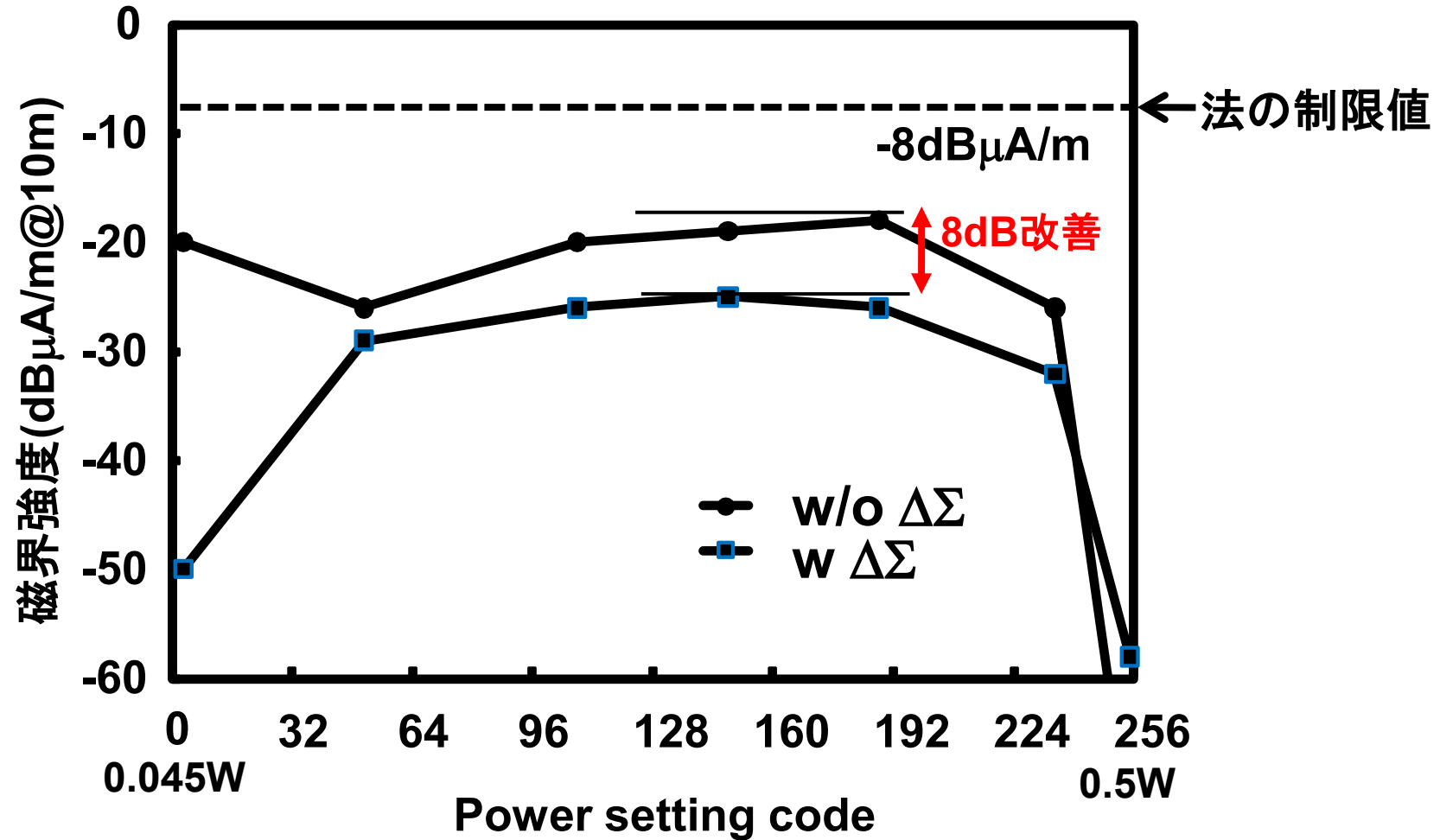
応答速度

- 出力抵抗を $4.5\text{k}\Omega$ (50mW)から 714Ω (315mW)



スプリアス特性

■ 1MHz~100MHzの中で最大値を抽出



内容

■ 当研究室の研究テーマ紹介

- ◆IoT時代のセンサ端末用アナログ・デジタル混載回路とシステム
- ◆トップダウン設計の流れ

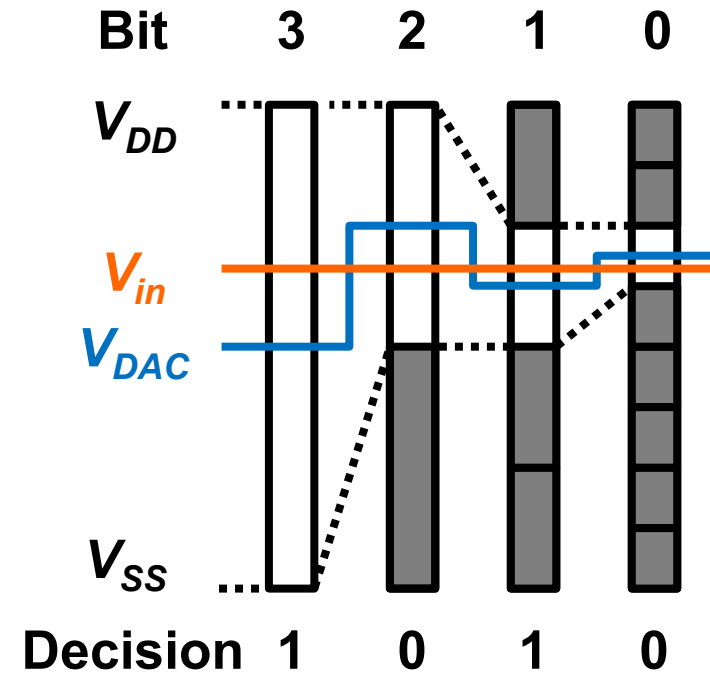
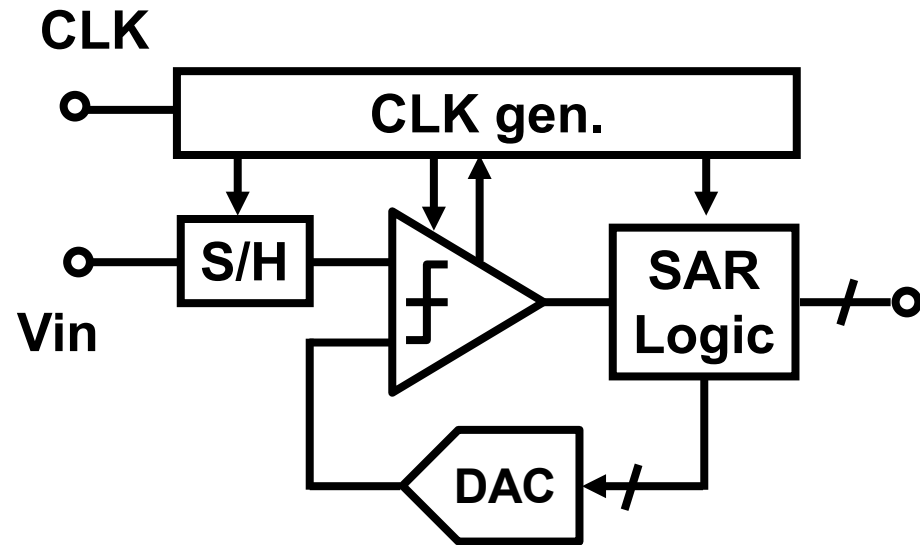
■ バッテリレスシステム向けのワイヤレス電力伝送システム

- ◆電力効率維持と高速応答、低EMIの実現手法

■ 低電力ADC開発時のシステム設計と実機検証でのテストベンチ共有

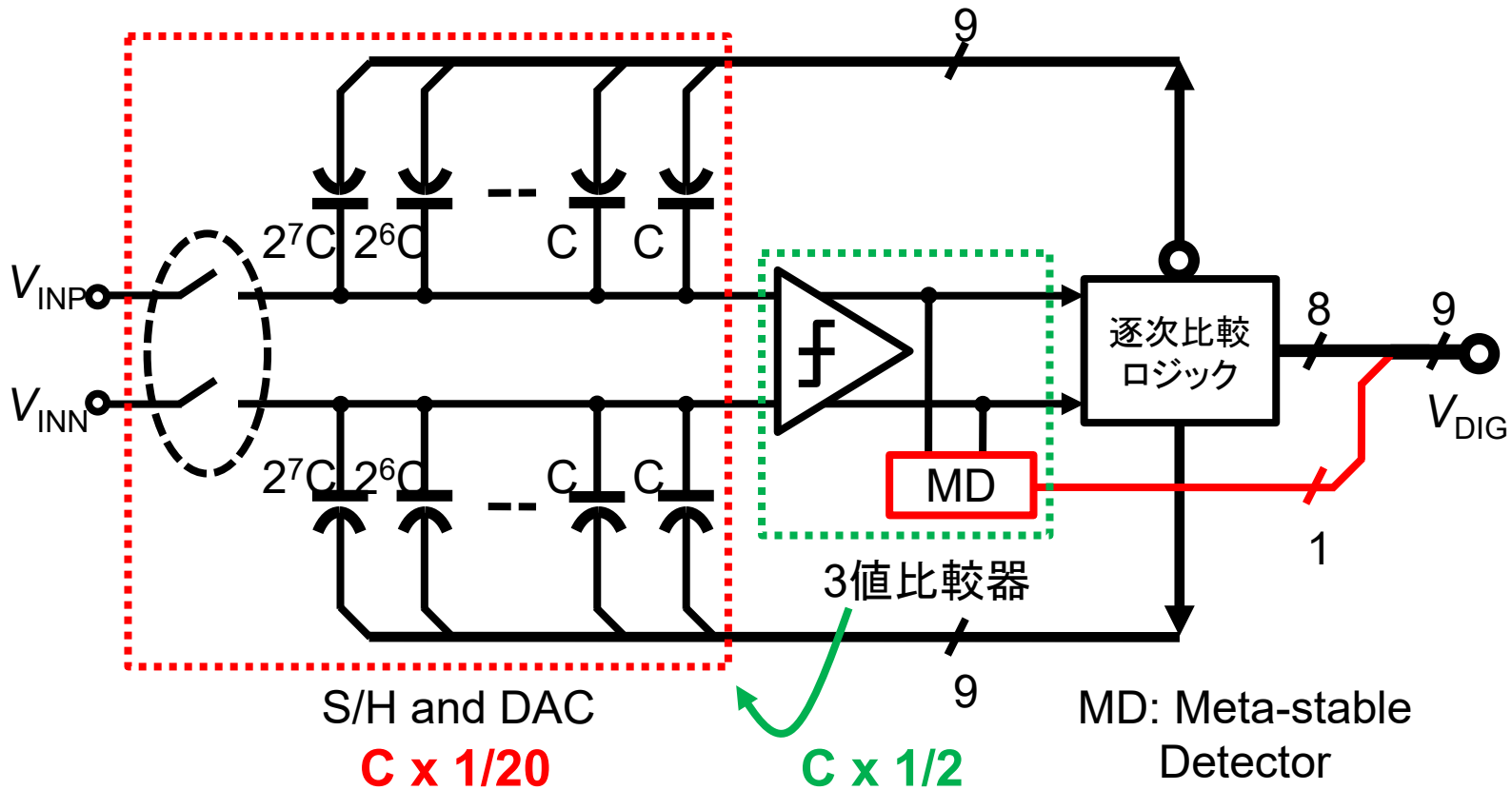
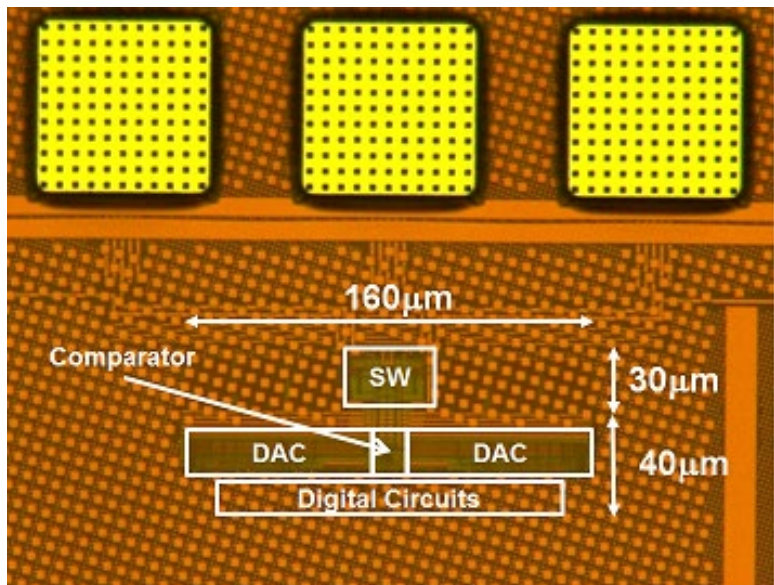
- ◆精度向上のための技術

逐次比較型ADCの動作シーケンス

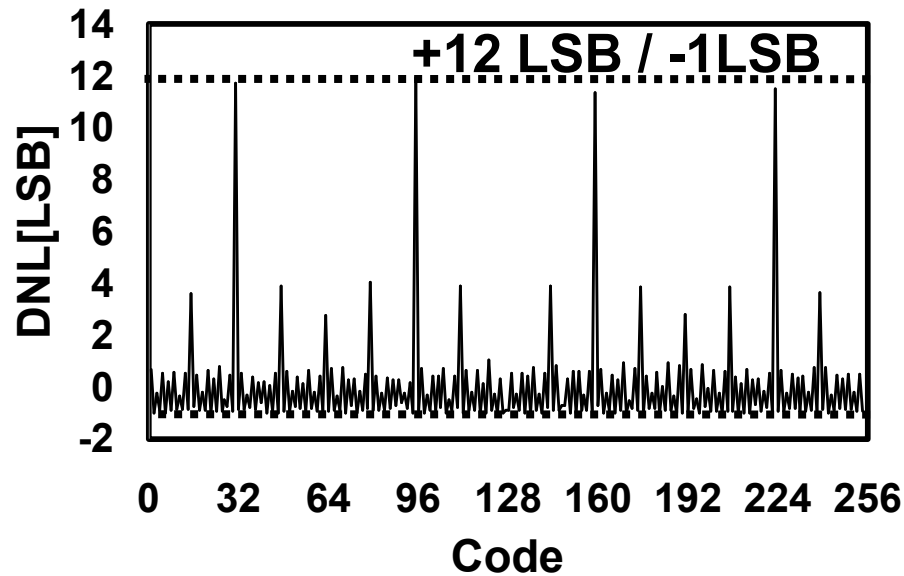


SAR-ADCのC-DACデジタル補正

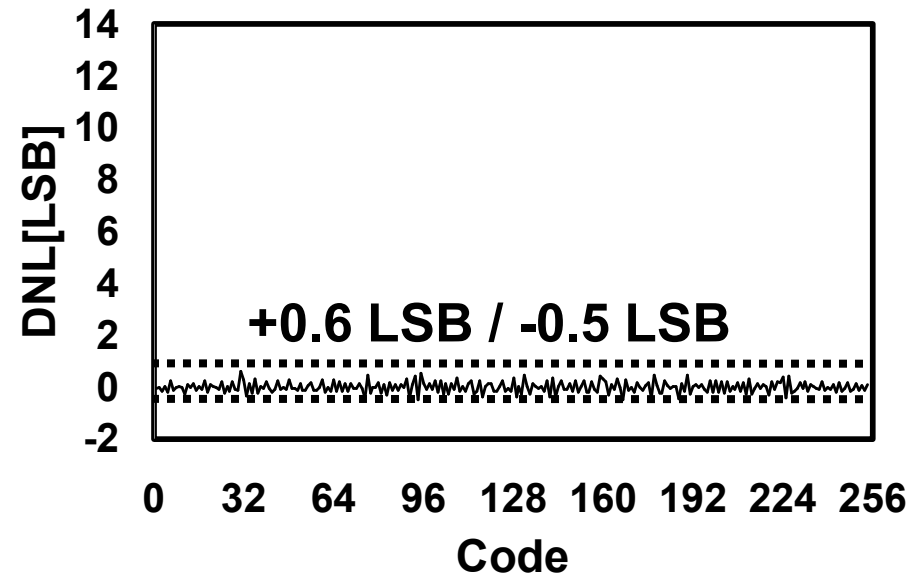
40nm-CMOS



DNL測定値（キャリブレーション効果）

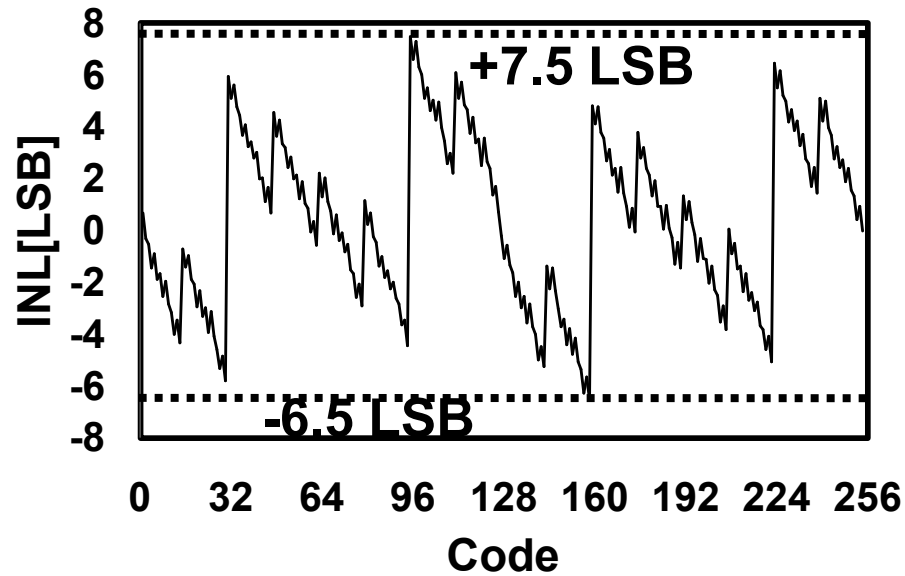


Before Calibration

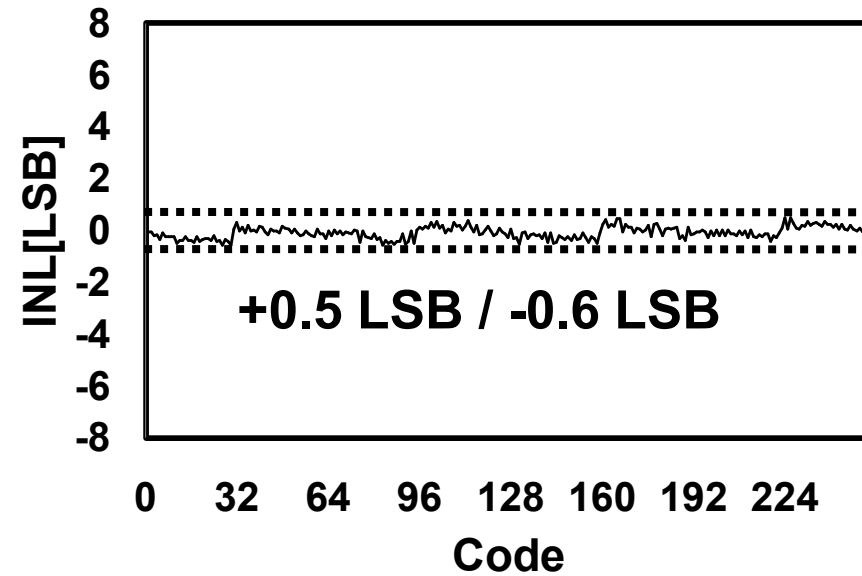


After Calibration

INL測定値 (キャリブレーション効果)

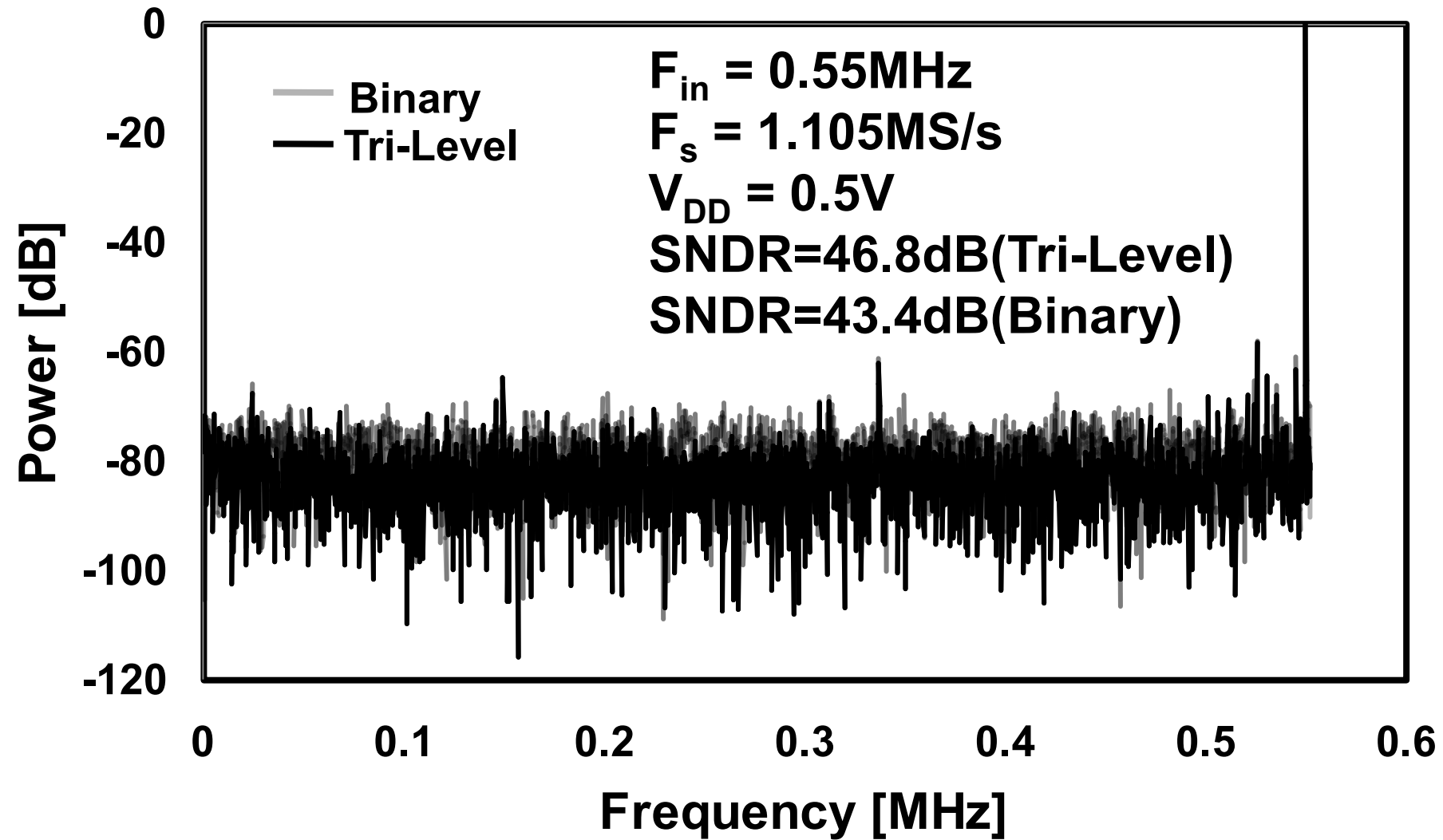


Before Calibration

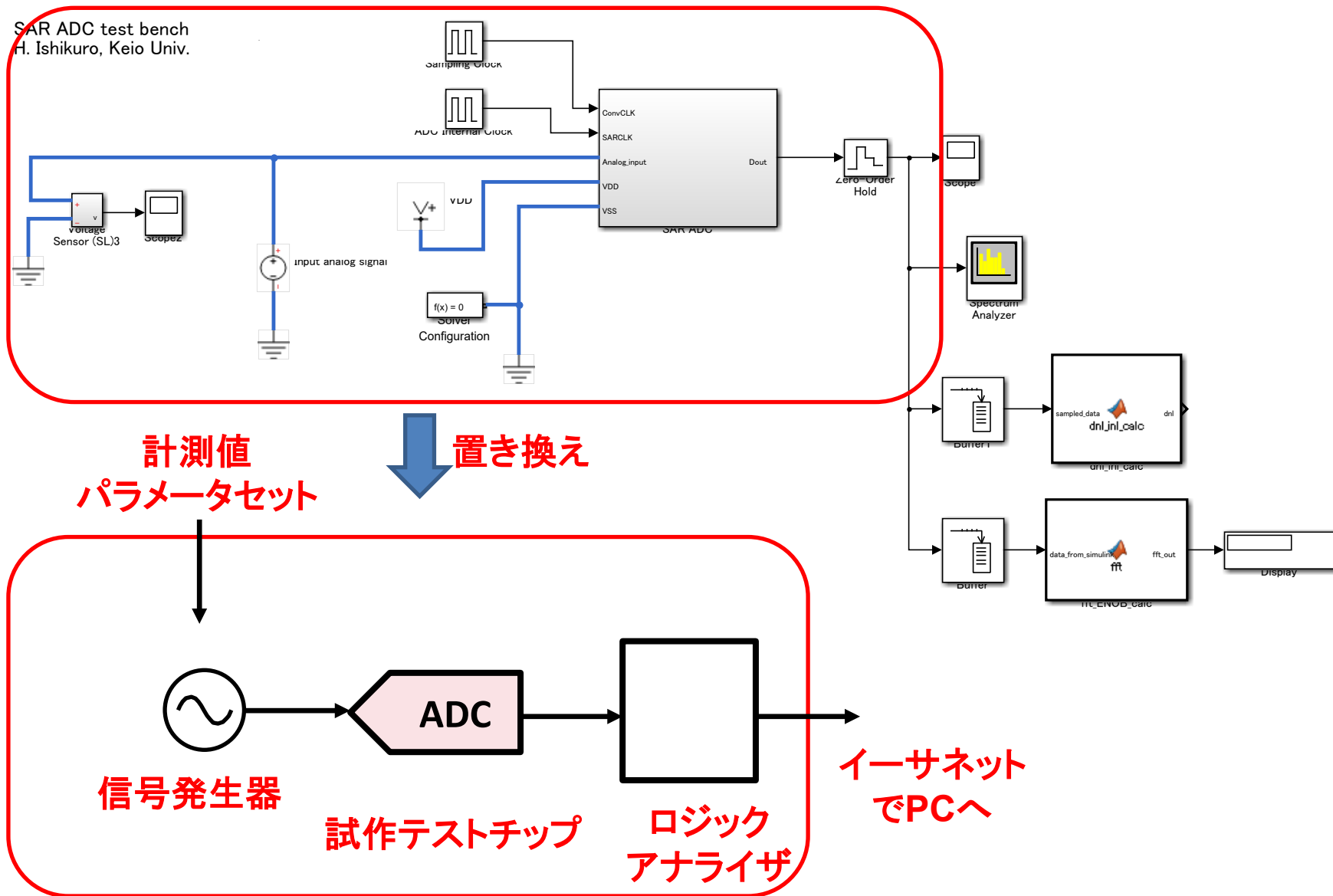


After Calibration

FFT Plot

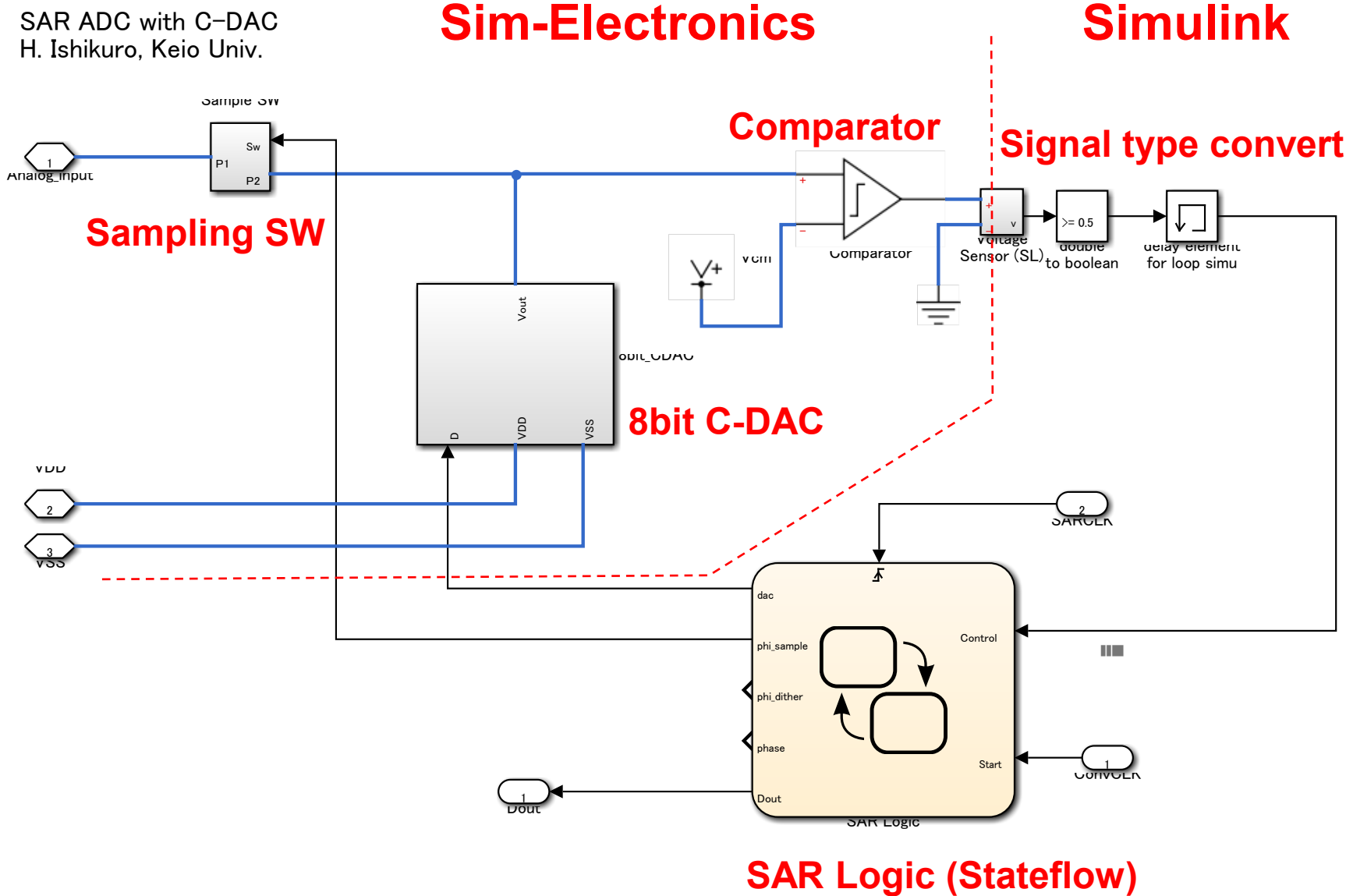


システム設計と実機検証でのテストベンチ共有

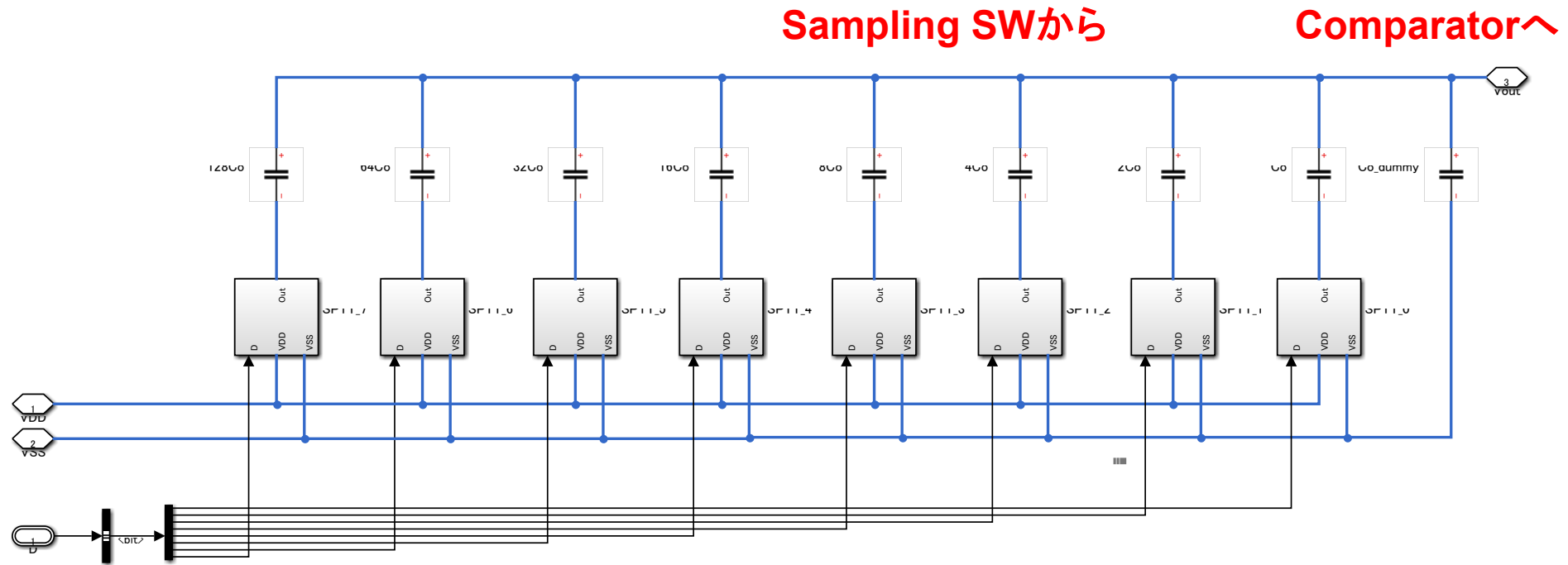


SimscapeとStateflowでのSAR-ADC記述

SAR ADC with C-DAC
H. Ishikuro, Keio Univ.

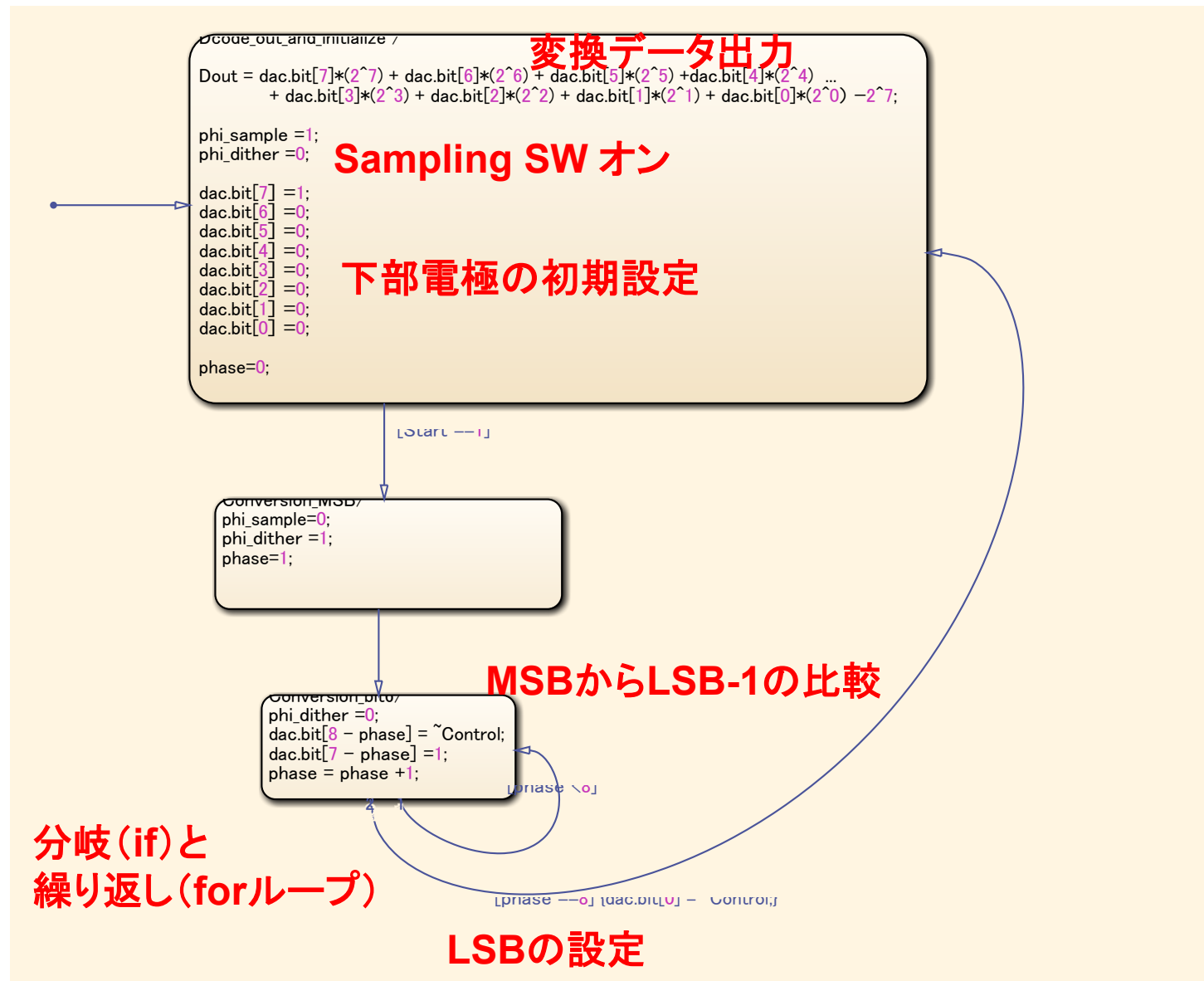


8bit C-DACモデル



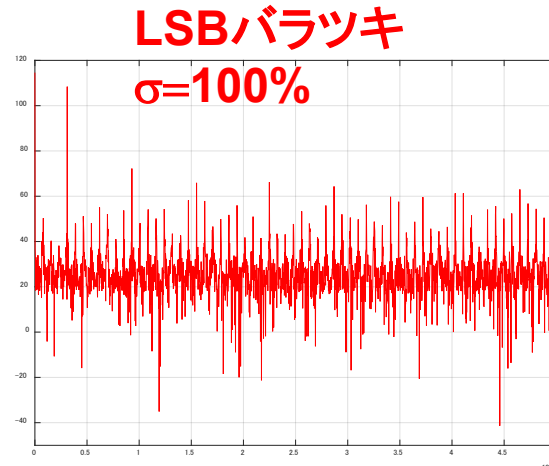
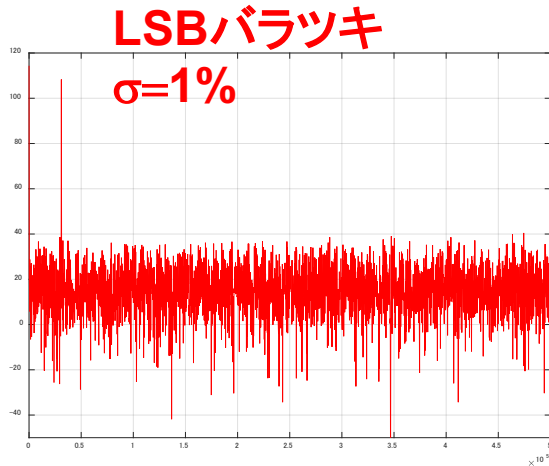
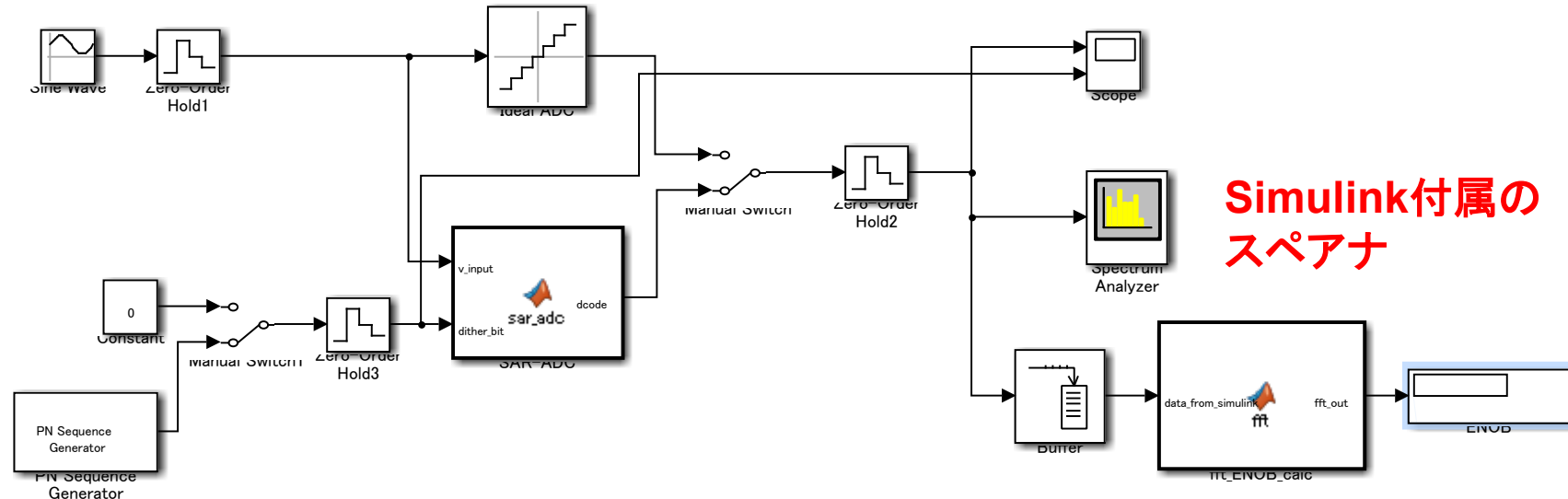
SAR Logicからの下部電極制御信号

Stateflowを用いたSAR-Logicの記述



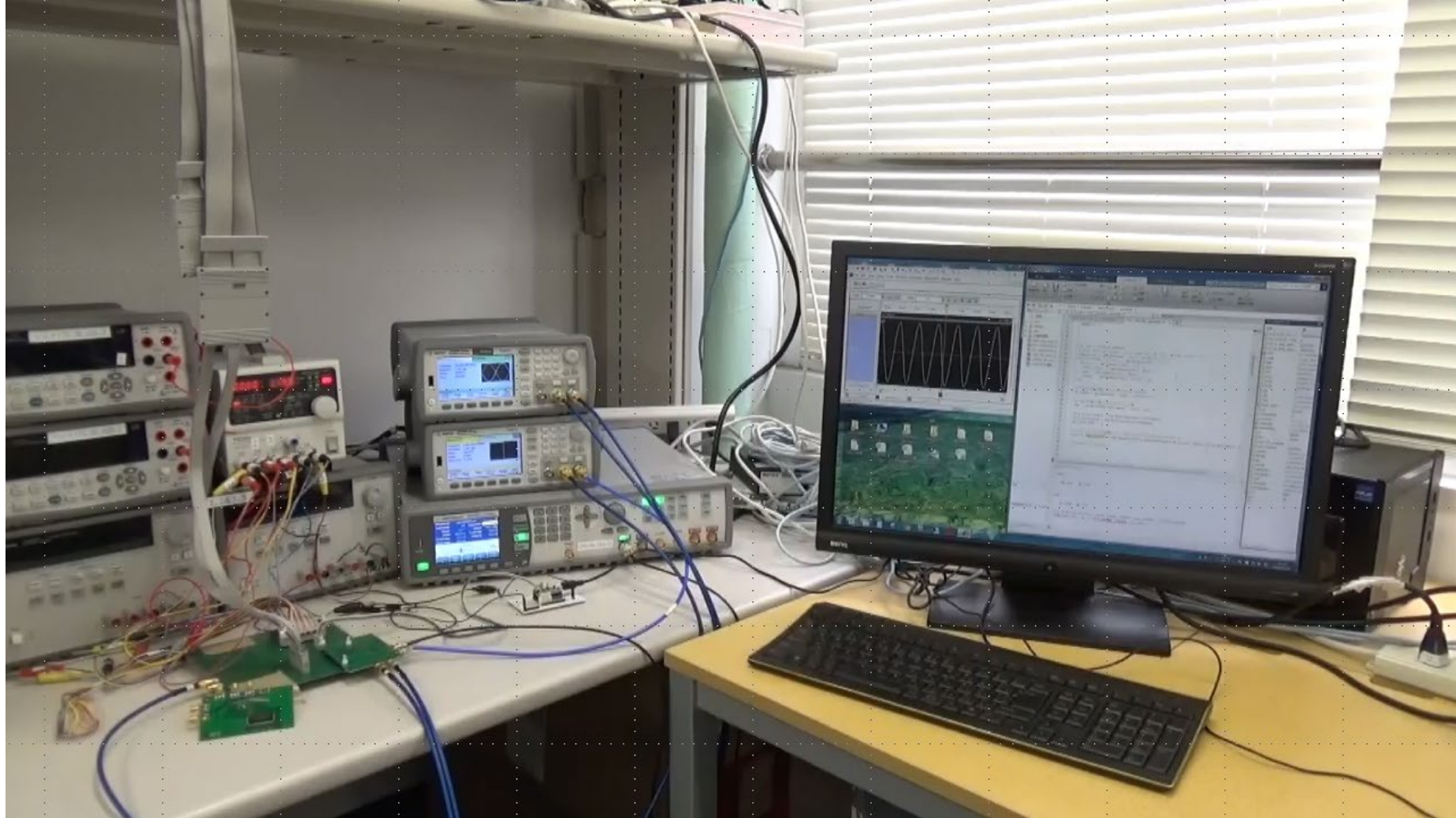
スペクトル(FFT),ENOB計算用m-fileコード

SAR ADC (MATLAB function) test bench
H. Ishikuro, Keio Univ



**スペクトルとENOB
計算**

実機評価デモ動画



まとめ

- バッテリレスシステム向けのワイヤレス給電システムにおいて、 $\Delta\Sigma$ 変調された制御信号により、共振周波数とその分数調波でスイッチング周波数を切り替えることで、高速応答、低EMI化を図った。MATLAB/Simulinkによるモデル化およびシステム設計の手順を紹介した。
- 低電力SAR-ADCの開発に、MATLAB/Simulinkを用いたADC実機評価システムを紹介した。